

**БИБЛИОТЕКА  
ПО  
АВТОМАТИКЕ**



**Л. Ф. АУЭН**

**ПРОЕКТИРОВАНИЕ  
ДИСКРЕТНЫХ  
УСТРОЙСТВ  
АВТОМАТИКИ**



БИБЛИОТЕКА ПО АВТОМАТИКЕ

---

*Выпуск 613*

Л. Ф. АУЭН

# ПРОЕКТИРОВАНИЕ ДИСКРЕТНЫХ УСТРОЙСТВ АВТОМАТИКИ



ЛЕНИНГРАД  
«ЭНЕРГИЯ»  
ЛЕНИНГРАДСКОЕ ОТДЕЛЕНИЕ  
1980

ББК 32.965.6

А93

УДК 681.527.7.001.2

Рецензент *В. Б. Смолов*

РЕДАКЦИОННАЯ КОЛЛЕГИЯ:

И. В. Антик, Г. Т. Артамонов, А. А. Воронов, Л. М. Закс,  
В. К. Левин, В. С. Малов, В. Э. Низе, Д. А. Поспелов,  
И. В. Прангшвили, Ф. Е. Темников, Г. М. Уланов,  
Ю. М. Черкасов

**Ауэн Л. Ф.**

**А93** Проектирование дискретных устройств автоматики. — Л.: Энергия. Ленингр. отд-ние, 1980. — 88 с., ил. — (Б-ка по автоматике; Вып. 613).

30 к.

Рассматриваются вопросы проектирования программных управляющих устройств, выполненных на полупроводниковых и оптоэлектронных приборах с участком отрицательного динамического сопротивления. Обобщаются схемотехнические достижения и пути создания устройств на приборах с характеристиками S- и лямбда-типов. Приводятся основные методы расчета элементов и устройств автоматики и методы повышения их помехоустойчивости.

Рассчитана на работающих в области приборостроения, автоматики, вычислительной техники и может быть использована студентами соответствующих специальностей.

А  $\frac{30502-478}{051(01)-80}$  192-80.

2302040000

ББК 32.965.6  
6Ф6.5

© Издательство «Энергия», 1980

## Предисловие

Полупроводниковые и оптоэлектронные приборы, особенно приборы с участком отрицательного динамического сопротивления, постоянно расширяют свою номенклатуру и области применения в электронной аппаратуре средств автоматики и вычислительной техники, вызывая новые направления в схемотехнике. Рост применения полупроводниковых приборов с вольт-амперной характеристикой S- и лямбда-типов в приборостроении объясняется их энергетическими и эксплуатационными параметрами, а также простотой схем вновь создаваемых функциональных узлов. Отдельные типы подобных схем рассматривались в [2, 6, 16].

Широкие возможности открываются в проектировании управляющих систем при сочетании микропроцессорных больших интегральных схем (БИС) с другими внешними функциональными узлами и устройствами. Последние могут быть выполнены на основе различных схемотехнических средств. Однако быстрое развитие схемотехнических средств и отсутствие систематизированной информации по построению и проектированию затрудняет знакомство и обоснованный выбор необходимых элементов или функциональных узлов для решения конкретной технической задачи. Все вместе взятое выдвигает задачу систематизации и проектирования дискретных функциональных схем на основе приборов с участком отрицательного сопротивления, а также задачу проектирования программных управляющих устройств на основе декомпозиции более простых автоматов.

В книге обобщается опыт разработки и применения дискретных схем на приборах с характеристиками S- и лямбда-типов, излагаются общие принципы расчета основных элементов и устройств автоматики.

Поскольку книга рассчитана на широкий круг лиц, интересующихся в основном техническими приложениями использования указанного типа полупроводниковых приборов в дискретных устройствах автоматики, автор считал важным в доступной форме и кратко изложить материал, уделяя особое внимание моделям, способам управления и защиты переключающих приборов от электрических помех, расчетам, описанию цифровых и переключающих схем и функциональных узлов, используемых в средствах автоматики и вычислительной техники.

Замечания и пожелания по книге просьба направлять по адресу: 191041, Ленинград, Д-41, Марсово поле, д. 1, Ленинградское отделение издательства «Энергия».

## Принятые сокращения

|     |   |                                       |
|-----|---|---------------------------------------|
| БИС | — | большая интегральная схема;           |
| БТ  | — | биполярный транзистор;                |
| ВАХ | — | вольт-амперная характеристика;        |
| ГСА | — | графическая схема алгоритма;          |
| ГТИ | — | генераторы тактовых импульсов;        |
| ДТ  | — | диодный тиристор;                     |
| ЗТ  | — | запираемый тиристор;                  |
| ЗУ  | — | запоминающее устройство;              |
| ЗЭ  | — | запоминающий элемент;                 |
| ИС  | — | интегральная схема;                   |
| ИТ  | — | импульсный трансформатор;             |
| ЛД  | — | лямбда-диод;                          |
| ЛСА | — | логическая схема алгоритма;           |
| ЛТ  | — | лямбда-триод;                         |
| МСА | — | матричная схема алгоритма;            |
| ОПТ | — | однопереходный транзистор;            |
| ОУ  | — | операционный усилитель;               |
| ОЭ  | — | операционный элемент;                 |
| ППГ | — | прямоугольная петля гистерезиса;      |
| ПТ  | — | полевой транзистор;                   |
| ПУ  | — | пороговое устройство;                 |
| СД  | — | светодиод;                            |
| СТ  | — | симметричный тиристор;                |
| СУ  | — | схема управления;                     |
| ТКН | — | температурный коэффициент напряжения; |
| ТТ  | — | триодный тиристор;                    |
| УУ  | — | управляющее устройство;               |
| УЭ  | — | управляющий электрод;                 |
| ФБ  | — | функциональный блок;                  |
| ФР  | — | фоторезистор;                         |
| ФТ  | — | фототиристор;                         |
| ЭВМ | — | электронная вычислительная машина.    |

# ГЛАВА ПЕРВАЯ

## ПРОЕКТИРОВАНИЕ УПРАВЛЯЮЩИХ УСТРОЙСТВ

### 1-1. Система управляющих устройств и их выбор

Творчество и интуиция при проектировании дискретных устройств автоматики могут дать значительно лучшие результаты, если уделять особое внимание определенным ключевым аспектам проектирования.

Проектирование включает два основных раздела — раздел логического проектирования и раздел электрического проектирования. В данной главе уделено внимание отдельным вопросам логического проектирования управляющих устройств (УУ) и операционных автоматов, а в последующих главах — вопросам электрического проектирования операционных элементов на дискретных компонентах.

В современные системы автоматики и зависимости от сложности задач управления входят ЭВМ, микропроцессоры, достаточно простые решающие блоки и микропрограммные устройства. Последние, как правило, реализуются традиционным путем с помощью аппаратных средств. Быстродействие таких схем с произвольной логикой существенно выше, чем у микропроцессора. Выбор базовых элементов для аппаратных средств зависит от рабочих сигналов, условий работы, способов построения и целевых функций операционных автоматов и элементов этих средств.

Использование микропроцессоров<sup>1</sup> целесообразно в тех случаях, если требуется значительная функциональная гибкость и не требуется высокое быстродействие.

Разработка программ<sup>2</sup> для управляющих микропроцессоров конкретного применения позволяет свести к минимуму объем аппаратуры и уменьшить стоимость за счет реализации максимально возможного числа функций программным способом.

Оптимальная организация работы микропроцессоров друг с другом и с периферийными устройствами позволяет производить обработку высокоскоростных потоков информации и, как следствие, управлять быстропротекающими процессами.

---

<sup>1</sup> Д. Макглин. Микропроцессоры: технология, архитектура, применение. — Пер. с англ. — М.: Энергия, 1979.

<sup>2</sup> Г. Булей. Микропрограммирование. — Пер. с франц. — М.: Мир, 1973.

Очевидно, применение микропроцессорных схем в системах управления оправдано, когда эти системы удастся сделать простыми, надежными и эффективными. Микропроцессоры могут управлять схемами автоподстройки, таймерами, программными и арифметико-логическими устройствами и т. д. Кроме того, микропроцессоры открывают возможность к достижению большой вычислительной мощности путем объединения их в вычислительную сеть (среду) разумного размера. Такая микропроцессорная сеть, благодаря модульной структуре, позволяет легко расширять и сокращать ее функциональные возможности.

На основе микропроцессоров достаточно просто реализуются и отдельные функциональные блоки (ФБ), ведущие обработку информации в реальном масштабе времени. В состав таких ФБ, помимо микропроцессорных наборов, входят запоминающие устройства (ЗУ) для хранения программ и оперативной информации, различные другие малые, средние и большие ИС, а также, в ряде случаев, дополнительные узлы, собранные на дискретных компонентах.

Как известно, микропроцессоры имеют длину слова 4, 8, 12, 16 и, в отдельных случаях, до 24 бит. Многие микропроцессоры позволяют наращивать длину слова с постоянным шагом. Их внедрение в средства управления обеспечивается промышленностью, выпускающей соответствующие наборы БИС.

Системы управления или регулирования, использующие микропроцессор, отличаются стройностью архитектуры и программной совместимостью с другими системами. Большое преимущество микропроцессора состоит в том, что он может изменять функции в зависимости от содержания вводимой информации и может программно определять возникающие в аппаратуре отклонения.

Применение микропроцессоров и микропроцессорных структур требует новых подходов и к проектированию, и к программированию. Разработка микропроцессора, как известно, сводится к разработке аппаратной части и к разработке программных средств.

Применение аппаратных средств при создании УУ традиционно и остается правомерным направлением современного проектирования дискретных автоматических устройств программного типа. Такие УУ применяются, когда требуется уменьшить количество оборудования или необходимо высокое быстродействие, или требуется большое по мощности управляющее воздействие на исполнительные устройства. Принято УУ строить как композицию ФБ (или операционных устройств), на каждый из которых возлагается выполнение некоторой функции или совокупности операций (микроопераций), необходимых для реализации заданного алгоритма. В функциональном отношении операционное устройство (или ФБ) разделяется на две части — операционную и управляющую. Первая служит для хранения совокупности слов информации, выполнения набора микроопераций над ними и вычисления логических условий. Вторая обеспечивает требуемый порядок следования микроопераций на основе заданных микропрограмм. Структура операционной части определяется множеством операционных элементов (ОЭ), составляющих ее и связей между ними. Состав ОЭ определяется на основе микропрограммы и зависит от способа построения ОЭ. Структура ОЭ определяется логической схемой, порядок функционирования которой описывается на основе аппарата теории конечных автоматов [10, 11].

## 1-2. Общий подход к проектированию

При решении вопросов, связанных с проектированием программных УУ, следует указать, прежде всего, на важность выбора математического аппарата, соответствующего уровню проектирования, и выразить в математической форме желаемые условия функционирования системы, а затем проектировать эту систему. Обычно для описания динамики УУ принимается аппарат теории алгоритмов, булевой алгебры и языков микропрограммирования. Поэтому в качестве формы задания поведения сложного автомата (каким может быть УУ) естественно принять алгоритм. Рассматривая программное УУ как некоторую алгоритмическую систему, мы получаем возможность систематического подхода к проектированию структурной схемы на основе выделения операционной и управляющей частей. А это позволяет использовать методы и математический аппарат, применяемые при проектировании цифровых схем и устройств [10, 11, 15].

Приступая к проектированию, необходимо определить методику синтеза управляющих логических схем, т. е. таких конечных автоматов, у которых число внутренних состояний велико и определяется заданной программой, а также попытаться свести реальную схему управляющего автомата к схемам или ФБ, имеющим относительно небольшое число внутренних состояний.

Приступая к проектированию УУ, мы, однако, не располагаем обоснованной системой правил и часто проектирование ведется на основе опыта и интуиции проектировщика. Поэтому предлагается методику проектирования определить как методику, базирующуюся на сочетании творческих и формальных приемов [15], рассматривая последние как наиболее эффективный аппарат в помощь творчеству и интуиции. Начав проектирование, прежде всего, изучают исходную информацию, а также операции и функции, которые необходимо реализовать с помощью программного УУ. По результатам анализа составляется подробный перечень и точное описание подлежащих выполнению операций, после чего можно перейти к составлению общей структуры системы управления и алгоритма.

Процедура проектирования УУ представляет собой процесс умозрительного синтеза, носящего характер последовательных приближений. Задача синтеза УУ по исходной информации сводится к решению задачи построения устройства по назначенной структурной схеме, а также к решению задачи создания ФБ. В общем процессе проектирования можно выделить следующие этапы.

1. Путем разбиения условий задачи на части схема УУ представляется в виде совокупности крупных блоков, которыми решаются частные задачи. Составленная структурная схема УУ на последующих этапах должна подвергаться дальнейшему уточнению и расщеплению на ФБ.

2. Осуществляется содержательное описание функционального процесса и составляется алгоритм обслуживания источников информации и ФБ на формальном языке, например на языке логических схем алгоритмов (ЛСА). Формализованную запись условий работы УУ следует начать с составления частных алгоритмов, отражающих условия работы отдельных блоков или режимов, и завершить составлением общего алгоритма, отражающего процессы работы

программного УУ во всех его режимах. Общий алгоритм получается путем объединения частных по методам, изложенным в [10].

3. Уточняется принцип построения устройств программного управления и степень его централизации, а также порядок прохождения, хранения и выполнения команд эксплуатационного процесса. На основании принятой структурной схемы и записанного алгоритма далее дается точное описание задач, решаемых каждым из блоков в терминах формального языка, предполагая, что каждый из рассматриваемых ФБ представляет собой конечный автомат, в выбранном функциональном базисе.

4. Разрабатывается устройство коммутации служебных и рабочих сигналов с выбором соответствующих элементов.

5. Осуществляется синтез блоков УУ. В каждом из выделенных блоков определяется тип автомата (асинхронный или синхронный), число внутренних состояний, а также функции переходов и выходов. При проектировании цифровых управляющих автоматов используются работы [10, 11].

6. В заключение проводится анализ и количественное определение достигнутых технических параметров и оценок по критериям.

### **1-3. Формирование и составление алгоритма программного управляющего устройства**

Чтобы описать цифровую систему как материальный объект, необходимо определить, во-первых, множество элементов (операторов или ФБ) и соединяющие их связи, и, во-вторых, множество процессов, имеющих место в системе при обработке информации. Фиксированное множество элементов и связей между ними определяет структуру объекта. Последняя может изображаться в форме направленного графа или схемы, адекватных по смысловому значению.

При проектировании цифровой системы управления естественно в качестве формы задания поведения ее (сложного автомата) принять алгоритм как некоторое упорядочение последовательных операций, каждая из которых отображается в структуре отдельным ФБ.

Известно, что каждая физическая система управления может быть адекватно отображена посредством математической управляющей системы, особенностью которой является ее полная определенность, что позволяет однозначно ставить задачи анализа и синтеза системы. Уровень представления системы математическим описанием определяется постановкой задачи анализа, т. е. уровнем, на котором исследуются функции системы. Первоначально анализ алгоритма УУ приводит к задаче математического описания функций и структурной схемы на высшем иерархическом уровне. Детальное описание отдельных ФБ (на уровне элементарных сигналов и схем) проводится с целью их проверки во временном и логическом отношениях и представляет собой описание на низшем уровне.

Задачей формализации алгоритма является перевод его из словесной формы на один из формальных языков математики, например операторных схем алгоритмов. Этот язык хорошо вписывается в основные этапы логического проектирования структурных схем и ФБ, реализующих дискретные процессы. Имеется три формы записи операторных схем алгоритмов: логическая — ЛСА, матричная — МСА и графическая — ГСА [10].

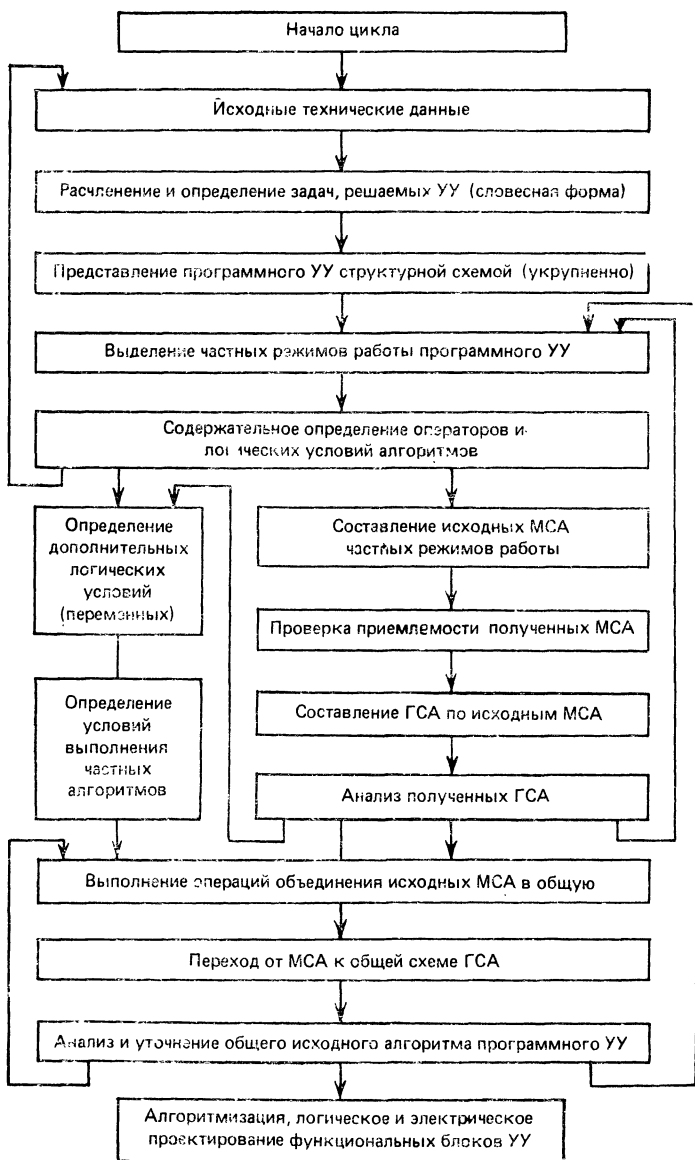


Рис. 1.1. Структурная схема составления алгоритма программного УУ

При материальной реализации алгоритмов необходимо иметь ФБ, способные реализовать как элементарные акты, входящие в состав алгоритма, так и проверку условий, определяющих порядок выполнения этих актов. В свою очередь, внутреннее поведение отдельных операторов общего алгоритма может быть выражено на том же языке, но в виде частного алгоритма.

Составление алгоритмов функционирования программного УУ — весьма трудоемкая задача, и в решении ее значительную роль играют эвристические методы, основанные на опыте и интуиции. Однако известные различные попытки в определении наилучшей стратегии достижения цели при составлении сложных алгоритмов и проектировании УУ. Схема работ по разработке структуры устройства и составлению алгоритма показана на рис. 1-1. Выполнение последнего пункта схемы, т. е. логическое проектирование ФБ операционной и управляющей частей УУ, осуществляется в соответствии с теорией конечных автоматов [10, 11, 15].

## ГЛАВА ВТОРАЯ

### ТРАНЗИСТОРНЫЕ МОДЕЛИ СОСТАВНЫХ ПЕРЕКЛЮЧАЮЩИХ ПРИБОРОВ

#### 2-1. Модель тиристора

Из всех переключающих приборов с участком отрицательного сопротивления самое широкое распространение и наибольшее применение находят тиристоры. Однако к техническим средствам всегда

будут предъявляться жесткие требования по надежности, миниатюризации и экономичности. В связи с этим в последние годы большое внимание уделяется комплементарным полупроводниковым приборам, составленным из транзисторов различной проводимости и соединенных по схеме с положительной обратной связью, которые позволяют осуществлять раздельное управление по двум базам. Такой прибор представляет прямой физический аналог тетродного тиристора и позволяет управлять в широких пределах основными характеристиками прибора путем изменения параметров внешней цепи,

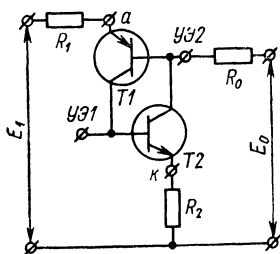


Рис. 2-1. Модель-аналог тетродного тиристора

т. е. получать модель прибора с заранее заданными характеристиками. Типовая статическая ВАХ такого прибора повторяет характеристику S-типа, присущую диодным (ДТ) и триодным (ТТ) тиристорам и однопереходным транзисторам (ОПТ).

Электрическая схема модели тиристора показана на рис. 2-1. На ней буквами  $a$ ,  $k$ ,  $U_{31}$  и  $U_{32}$  обозначены выводы, соответствующие

щие аноду, катоду, первому и второму управляющим электродам. Этот схемный узел иногда называют триггер Муди—Флорида. В схеме можно изменять наклон падающего участка ВАХ путем регулировки сопротивления резистора  $R_0$  (при  $E_0 = \text{const}$ ). Напряжение смещения  $E_0$  и напряжение включения  $U_{\text{вкл}}$  (или  $U_{\text{перекл}}$ ) связаны приближенным соотношением  $U_{\text{вкл}} \approx E_0 + 0,4 \text{ В}$ . Потери напряжения во входной цепи  $УЭ2$  и на переходе база—эмиттер  $T1$  составляют примерно 0,4 В. Наклон нагрузочной прямой, как известно, определяется значениями  $E_1$  и  $R_1$ , а остаточное напряжение зависит от резистора  $R_2$ . Значения сопротивлений этих резисторов удовлетворяют условиям:  $R_2 \ll R_1$  и  $R_2 \gg 0$ . Транзисторы  $T1$  и  $T2$  обычно близки по параметрам и  $\beta_1 \approx \beta_2$ , где  $\beta_1$  и  $\beta_2$  соответственно коэффициенты усиления по току.

## 2-2. Модель-аналог однопереходного транзистора

Если модернизировать модель составного тиристора, то легко получить модель однопереходного транзистора (ОПТ). Такая модель представлена на рис. 2-2. На ней буквами Э, Б1 и Б2 обозначены выводы, соответствующие эмиттеру и первой и второй базам ОПТ. Если потенциал  $U_{\text{Э}}$  — эмиттера  $T1$  ниже потенциала точки  $a$  схемы, то оба транзистора заперты и во входной цепи протекает обратный ток эмиттерного перехода  $T1$ . По мере увеличения напряжения  $U_{\text{Э}}$  входной ток изменит свой знак, и в точке срыва (включения) входное сопротивление становится равным нулю. Напряжение включения при этом определяется соотношением

$$U_{\text{вкл}} \approx U_{\text{Б1Б2}} \frac{R_1}{R_1 + R_2} + U_{\text{Э}} - (R_1 \parallel R_2) [I_{K01} + \beta_2 (I_{K01} + I_{K02})],$$

где  $U_{\text{Э}}$  — напряжение на эмиттерном переходе транзистора  $T1$ ;  $\beta_2$  — статический коэффициент усиления тока базы транзистора  $T2$ . При дальнейшем увеличении входного тока оба транзистора работают в активной области, в схеме действует положительная обратная связь и входное сопротивление отрицательно. Для этой области входная ВАХ имеет вид

$$U_{\text{Э}} = U_{\text{вкл}} - (R_1 \parallel R_2) \frac{\beta_1 \beta_2 - 1}{\beta_1 + 1} I_{\text{Э}}.$$

Напряжение на входе уменьшается при увеличении входного тока до тех пор, пока транзисторы не окажутся в режиме насыщения. Заметим, что напряжение в режиме насыщения у схемы аналога заметно меньше, чем у ОПТ, и составляет десятые доли вольта.

Как известно, базовая цепь ОПТ и его модели постоянно потребляют значительную мощность (так как  $R_{\text{Б1Б2}} = 5 \div 10 \text{ кОм}$ ,  $U_{\text{Б1Б2}} = 5 \div 20 \text{ В}$ ), что следует отнести к недостаткам ОПТ.

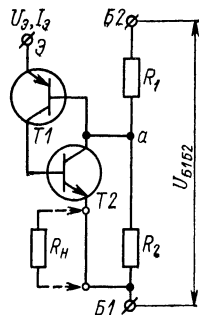


Рис. 2-2. Модель-аналог ОПТ

Чтобы исключить влияние тока модуляции на выходной сигнал, нагрузку  $R_H$  в модели ОПТ следует включить не в цепь базы  $B1$ , а в цепь эмиттера  $T2$  (рис. 2-2). При этом в состоянии отсечки через нагрузку протекает лишь небольшой ток запертого транзистора  $T2$ , а не ток делителя  $R_1R_2$ .

## 2-3. Модели переключающих приборов с характеристикой лямбда-типа

Модель-аналог полупроводниковой структуры переключающего прибора, отрицательное сопротивление которого управляется напряжением, выполнена на базе двух (или трех) комплементарных полевых транзисторов (ПТ) с управляющим  $p-n$ -переходом. Приборы с такой структурой созданы в лаборатории японской фирмы Мацushита электроникс корпорейшн (Matsushita Electronics Corp.) и получили название лямбда диод (ЛД) и лямбда триод (ЛТ). Элек-

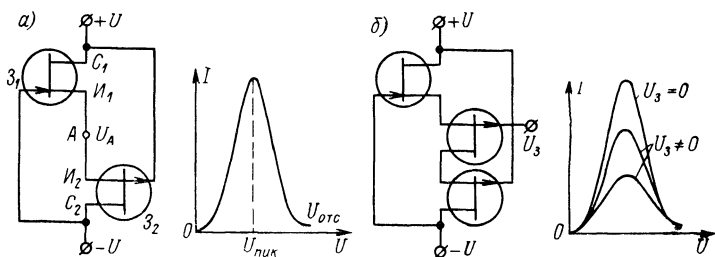


Рис. 2-3. Модели и типовые ВАХ переключающих приборов лямбда-типа: а — составной ЛД; б — составной ЛТ; при  $U_3 = \text{var}$

трические модели таких приборов и ВАХ представлены на рис. 2-3, а и б. Поскольку каналы обоих ПТ при напряжении на затворе, равном нулю, проводят, то при увеличении от нуля напряжения, приложенного к внешним зажимам модели-аналога полупроводниковой структуры, ток через модель возрастет. Однако падение напряжения на каждом из ПТ является напряжением смещения затвора другого транзистора в направлении уменьшения протекающего через него тока. Поэтому ток через модель прибора проходит через максимальное значение и начинает уменьшаться до тех пор, пока оба ПТ не перейдут в состояние отсечки. Иными словами, эту пару ПТ можно рассматривать как модель самостоятельной структуры, охваченной положительной обратной связью. Теория таких приборов рассматривается в работах [20, 23]. Существует следующая зависимость между напряжениями затвора и стока:  $U_3 = -\gamma U_C$ , где  $\gamma$  — коэффициент обратной связи каскада.

Если принять, что оба ПТ полностью симметричны, то напряжение в точке А соединения транзисторов определится соотношением  $U_A = 0,5U$ , где  $U$  — напряжение, приложенное к внешним зажимам модели. Следовательно, будут справедливы выражения  $U_C = U - U_A = 0,5U$  и  $U_3 = -U_A = -0,5U$ , т. е. функцию обратной связи от истока к затвору ПТ для модели можно представить в виде  $U_3 =$

$= -U_C$ . Такая форма записи соответствует реализации положительной обратной связи  $\gamma = 1$ .

Рассматривая ВАХ (рис. 2-3, а) модели ЛД, отметим, что она напоминает ВАХ туннельного диода, однако не имеет восходящей диффузионной ветви, и ток прибора в минимуме характеристики принципиально равен нулю (фактически лежит в наноамперном диапазоне). По параметрам эти приборы характеризуются токами  $I_{\max}$  и  $I_{\min}$  и соответственно пороговыми напряжениями  $U_{\text{пор. 1}} = U_{\text{пик}}$  и  $U_{\text{пор. 2}} = U_{\text{отс}}$ . Пороговое напряжение пика тока прибора  $U_{\text{пик}}$  можно определить, положив  $dI/dU = 0$ . Уменьшение тока будет продолжаться до тех пор, пока напряжение не достигнет второго порога  $U_{\text{отс}}$ , при котором зависимая переменная (ток) обоих ПТ уменьшается до определенного низкого значения. Второе пороговое напряжение можно получить как сумму напряжений отсечки каждого ПТ  $U_{\text{отс}} = U_{01} + U_{02}$ , т. е. при этом пороговом напряжении наступает состояние отсечки ЛД.

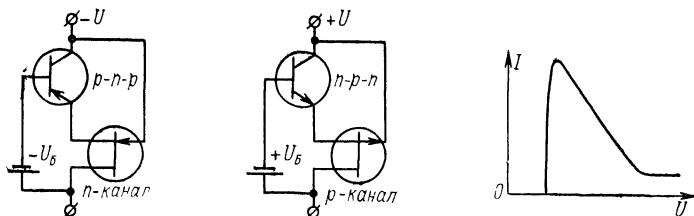


Рис. 2-4. Модели переключающих приборов лямбда-типа на биполярных и полевых транзисторах с типичной ВАХ

Для практических моделей ЛД отношение  $I_{\max}/I_{\min}$  составляет примерно  $10^4 - 10^5$ , что в  $10^3 - 10^4$  раз больше, чем у туннельных диодов. Напряжение максимума тока принимает различные значения в диапазоне от 0,2 до 3 В и зависит от напряжения отсечки ПТ, из которых составлена модель ЛД. Напряжение отсечки модели ЛД лежит в пределах от десятых долей вольта до нескольких вольт. Дифференциальное сопротивление по модулю на восходящем и падающем участках ВАХ имеет примерно те же значения и изменяется от сотен ом до сотен килоом.

Включение третьего ПТ между истоками транзисторов, составляющих модель ЛД, дает возможность получить ЛТ, прибор, имеющий три вывода (рис. 2-3, б). Затвор третьего ПТ используется для управления максимальным током прибора, причем полярность управляющего напряжения зависит от типа третьего ПТ и схемы его включения. Зависимость тока максимума от управляющего напряжения нелинейна.

При соединении ПТ с биполярным транзистором (БТ)  $n-p-n$  или  $p-n-p$ -типа получаем прибор с тремя выводами (рис. 2-4), в котором положительная обратная связь реализуется с помощью БТ. Принцип действия такой модели остается неизменным, так как на базу БТ подано постоянное напряжение  $U_B$  от источника постоянного тока. Ток через обратную связь транзистора изменяется как функция  $(U_B - U_C)$  при  $\gamma = 1$ . ВАХ таких приборов аналогичны

ВАХ лямбда-приборов на ПТ, однако участок с отрицательным сопротивлением более пологий.

Если в схеме (рис. 2-3, а) разорвать цепь соединения между стоком  $C_2$  и затвором  $Z_1$ , а затем подать напряжение смещения на затвор  $Z_1$ , то получим триодную структуру. Если теперь менять напряжение смещения, то можно управлять параметрами лямбда-прибора, т. е. имеем новую модель структуры типа ЛТ на двух полевых транзисторах.

## ГЛАВА ТРЕТЬЯ

# МАТЕМАТИЧЕСКАЯ И ЛОГИЧЕСКАЯ МОДЕЛИ ТИРИСТОРА

## 3-1. Вводные замечания

При проектировании прежде чем предложить схему и приступить к изготовлению аппаратуры необходимо провести моделирование. Один из основных вопросов задачи проектирования и расчета — разработка математических моделей активных и пассивных компонентов, пригодных для анализа электронных схем с помощью ЭВМ. Среди ряда технических задач проектирования преобразующих и переключающих схем, выдвинутых практикой в связи с широким использованием различных полупроводниковых приборов, особое место занимает проблема создания модели такого прибора как тиристор. Известны три типа моделей, характеризующие поведение тиристора в рабочих и переходных режимах: кусочно-линейная модель [9, 18], зарядоуправляемая модель [6, 9] и модель с сосредоточенными параметрами [2, 9, 21]. В последнее время стали находить применение логические и цифровые модели тиристора [17, 18].

## 3-2. Математические модели тиристора

Часто в качестве параметра, характеризующего коммутационные свойства тиристора, используют время его включения. Тиристор представляют ключом, имеющим два состояния — низкой и высокой проводимости, совершающим в определенные моменты времени мгновенные переключения. Момент перехода ключа из одного состояния в другое обусловлен временной задержкой, отображающей запаздывание реального тиристора от момента подачи на его вход импульса управления до его полного переключения.

В работе [21] предлагается практический подход к модели тиристора, учитывающей время задержки. Именно такая модель ТТ была использована в методике конструирования электронных схем с помощью ЭВМ по программе СКЕПТРЕ (SCEPTRE), однако она может быть использована и при других методах расчета. Модель состоит из дискретных компонентов (рис. 3-1) и определяющих их уравнений. Элемент схемы  $R_{a.k}$  имитирует сопротивление между анодом и катодом тиристора. Во включенном состоянии тиристора  $R_{a.k} = R_{нас}$ , а в выключенном состоянии  $R_{a.k} = R_{пр} = U_{пр. макс} / I_{ут}$  [для ДТ  $R_{пр} = U_{вкл} / (2I_{ут})$ ], где  $I_{ут}$  — ток утечки.

Сопротивление насыщения  $R_{\text{нас}}$  рекомендуется определять на основе измерения остаточного напряжения при токах через испытуемый тиристор  $I_{\text{пр. макс}}$  и  $0,5I_{\text{пр. макс}}$  ( $U_{\text{ост.1}}$  и  $U_{\text{ост.2}}$  соответственно) по формуле:

$$R_{\text{нас}} = 2(U_{\text{ост.1}} - U_{\text{ост.2}})/I_{\text{пр. макс.}}$$

Элемент схемы  $E_{\text{в}}$  — внутренний источник напряжения имеет три значения, которые соответствуют различным значениям проводимости: во включенном состоянии  $E'_{\text{в}} = U_{\text{ост}}$ , в выключенном состоянии  $E''_{\text{в}} = 0$  (когда  $U_{\text{а.к}} = U_{\text{пр}}$ ) и, наконец, в области лавинного пробоя обратной ветви тиристора  $E'''_{\text{в}} = U_{\text{обр. макс}}$  (когда  $U_{\text{а.к}} \geq U_{\text{обр. макс}}$ ).

Схема замещения входной цепи промежуток УЭ — катод тиристора при  $I_{\text{а}} = 0$  может быть упрощенно представлена композицией лавинного диода, последовательным сопротивлением  $R_1 = r_{\text{б}}$  (продольное сопротивление  $p$ -слоя, к которому присоединен УЭ) и шунтирующим сопротивлением  $R_2 = r_{\text{ш}}$  (сопротивление утечки перехода). Эта схема несколько отличается от топологии диода, предложенной Эберсом и Моллом. В модели Эберса—Молла диод представлен, помимо сопротивлений  $R_1$  и  $R_2$ , емкостью перехода  $C_1$  и идеальным источником тока, который описывает прямой ток диода как функцию напряжения на переходе.

Схема замещения входной цепи, предложенная в [21], несколько отличается от перечисленных выше схем включением генератора тока  $I_{\text{Г}}$  и источником напряжения  $E_{\text{в}}$ . Генератор тока  $I_{\text{Г}}$  аппроксимирует входную ВАХ системы УЭ — катод тиристора.

Значения сопротивлений  $R_1$  и  $R_2$  могут быть определены по входной ВАХ при  $I_{\text{а}} = 0$ , емкость  $C_1$  есть емкость перехода при положительном смещении (определяется измерением). В этом случае для перехода, работающего при отпирающем напряжении, можно пренебречь влиянием зарядной или барьерной емкости и практически считать суммарную емкость  $C_1 \approx C_{\text{п. д}}$ , т. е. равной диффузионной емкости этого перехода. В зависимости от тока перехода  $I$  и среднего времени пролета носителей заряда значение диффузионной емкости колеблется в пределах от единиц пикофард до сотых долей микрофард.

В [21] для модели тиристора (рис. 3-1) сопротивления  $R_1$  и  $R_2$  предлагается выбирать так, чтобы они не создавали помехи в работе и отражали задержку включения тиристора.

Напряжение, подаваемое на УЭ, прикладывается к цепи из  $R_1$ ,  $R_2$  и  $C_1$ . Если на УЭ подается импульс напряжения  $U_{\text{у}}$ , то уравнение напряжения  $U_{C_1}$  на емкости  $C_1$  равно

$$U_{C_1} = \frac{R_1}{R_1 + R_2} U_{\text{у}} \left[ 1 - \exp \left( - \frac{t}{\tau_3} \right) \right], \quad (3-1)$$

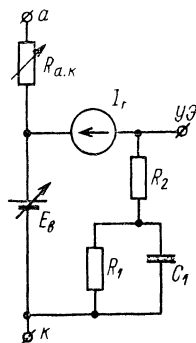


Рис. 3-1. Модель тиристора с сосредоточенными параметрами

где  $\tau_3 = C_1 R_1 R_2 / (R_1 + R_2)$ . Уравнение (3-1) значительно упрощается, когда  $R_1 = R_2$ .

В паспорте прибора обычно указывают  $U_{\text{спр. имп}}$  — импульсное напряжение спрямления и типичное время включения  $t_{\text{вкл.}}$ . Выбирая  $R_1$  и  $C_1$ , можно установить пороговое значение для  $U_{C_1} = 0,6 \div 0,8$  В, при превышении которого тиристор включается [6].

Решая (3-1) относительно  $t$ , найдем связь между параметром запускающего импульса и временем включения

$$t_{\text{вкл.}} = \frac{-R_1 C_1}{2} \ln \left( 1 - \frac{2 U_{C \text{ макс}}}{U_{\text{спр. имп}}} \frac{R_1 + R_2}{R_1} \right). \quad (3-2)$$

Если в (3-2) положить  $R_1 = R_2$ , то получим приближенное уравнение

$$t_{\text{вкл.}} = \frac{-R_1 C_1}{2} \ln \left( 1 - \frac{4 U_{C \text{ макс}}}{U_{\text{спр. имп}}} \right). \quad (3-3)$$

Здесь  $U_{C \text{ макс}}$  — значение  $U_{C_1}$ , которое устанавливается, если к УЭ приложить импульс  $U_{\text{спр. имп}}$ . Следует заметить, что при отрицательном смещении на УЭ значение  $t_{\text{вкл.}}$  возрастет на время, необходимое для разряда емкости  $C_1$ .

Большая часть параметров, которые необходимы при построении модели, приводятся в паспорте прибора. Параметры  $U_{C \text{ макс}}$ ,  $R_1$ ,  $R_2$  и  $C_1$ , характеризующие управляющий переход (при  $I_a = 0$ ), определяются измерениями [21].

Известно, что среди партии приборов одного типа существует большой разброс значений фактического тока управления  $I_y$ . Если моделируется конкретный прибор, то лучше снять экспериментальную характеристику  $I_y = f(U_y)$ . Для более общей модели средняя входная ВАХ тиристора может быть линеаризована и представлена выражением  $U_{\text{вх}} = U_0 + I_{\text{вх}} r_B$ , где  $r_B$  — сопротивление базы ТТ;  $U_0$  — пороговое напряжение. В общем случае  $r_B$  имеет нелинейную зависимость, главным образом в связи с модуляцией сопротивления  $p$ -слоя при протекании токов  $I_y$  и  $I_{\text{пр}}$ .

После включения ТТ через управляющий переход будет протекать ток управляющего электрода  $I_y$ , затем прямой ток анода  $I_{\text{пр}}$ . Следовательно, скачок напряжения на входе  $\Delta U$  пропорционален анодному току. В дальнейшем напряжение на УЭ приблизится по значению к  $U_{\text{ост}}$ .

Описанная выше модель тиристора может быть расширена включением других характеристик и температурных эффектов.

Возвращение ключа из состояния высокой проводимости в состояние низкой проводимости при смене полярности анодного напряжения к моменту времени  $t_i$  (имитация процесса принудительного выключения в модели) определяется из выражения

$$Q_i = \int_0^{t_i} i_{\text{обр}}(t) dt,$$

где  $i_{\text{обр}}(t)$  — обратный ток тиристора;  $Q_i$  — заряд, извлекаемый из реального тиристора в процессе восстановления обратного сопротивления или выключения.

Рассмотрим простую модель процесса выключения тиристора, основанную из представления последнего как элемента, управляе-

мого зарядом [6, 24]. С этой целью обратимся к рис. 3-2, на котором представлены типичные ВАХ переходного процесса выключения тиристора при смене полярности анодного напряжения за время восстановления ( $t_{\text{вос}}$ ) вентильной прочности. Обычно полное время восстановления принимается равным  $t_{\text{вос}} \approx 2\tau_p$ , что соответствует отношению  $I_{\text{обр}}/I_{\text{пр}} \leq 0,08$ , где  $I_{\text{пр}}$  — прямой ток, проходящий через ТТ до подачи обратного напряжения;  $I_{\text{обр}}$  — амплитуда переходного обратного тока;  $\tau_p$  — время жизни неосновных носителей, определяющих диффузионный ток.

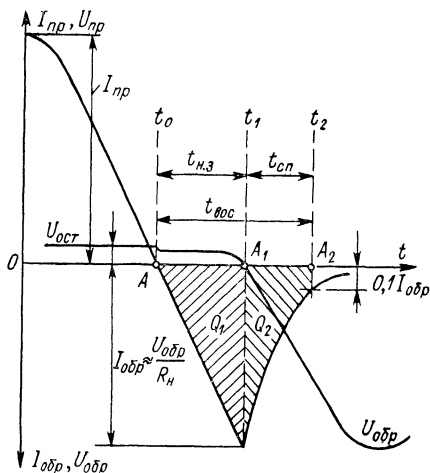


Рис. 3-2. Переходные ВАХ тиристора в процессе выключения

Как известно, накопленный заряд зависит от скорости изменения тока  $di/dt$  в точке  $A$  (момент времени  $t_0$ ), от амплитуды прямого тока  $I_{\text{пр}}$ , предшествовавшего выключению ТТ, и от температуры перехода. При приложении к ТТ обратного напряжения  $U_{\text{обр}}$ , изменяющегося со скоростью  $dU/dt$ , возникает обратный ток  $I_{\text{обр}}$ , который в момент времени  $t_1$  (точка  $A_1$ ) достигает максимального значения. В течение времени от  $t_0$  до  $t_1$  ТТ проводит ток, а интервал времени  $t_{\text{н.з}}$  есть время накопления заряда. Начиная с момента времени  $t_1$  до момента  $t_2$ , значение обратного тока спадает по экспоненте с постоянной времени  $\tau$  и в точке  $A_2$  достигает значения  $0,1 I_{\text{обр}}$ .

Отметим, что интервал времени  $t_{\text{сп}}$  (от точки  $A_1$  до точки  $A_2$ ) — есть время спада обратного тока, а интервал времени  $t_{\text{вос}}$  (от точки  $A$  до точки  $A_2$ ) — есть время восстановления вентильной прочности или время выключения тиристора.

Для определения этих интервалов в [24] предлагаются следующие эмпирические зависимости:

$$t_{\text{н.з}} = (t_1 - t_0) = 0,6 t_{\text{вос}}, \quad (3-4)$$

$$t_{\text{сп}} = (t_2 - t_0)/1,5 = 0,6 t_{\text{вос}}/1,5 = 0,4 t_{\text{вос}}. \quad (3-5)$$

Для точки  $A_1$  справедливы соотношения:

$$\int_0^{\infty} I_{\text{обр}} \exp(-t/\tau) dt = Q, \quad (3-6)$$

$$I_{\text{обр}} \exp\left[-\frac{(t_1 - t_0)}{1,5} \frac{1}{\tau}\right] = 0,1 I_{\text{обр}}. \quad (3-7)$$

Откуда получаем, что  $\tau = Q/I_{\text{обр}}$ ,

$$(t_1 - t_0) (I_{\text{обр}}/Q) = 4,4545, \quad (3-8)$$

где  $Q$  — накопленный заряд в точке  $A_1$ .

Моделирование выключения тиристора на основании изложенного сводится к следующему. По схеме, содержащей тиристор, находящийся во включенном состоянии, для точки  $A$  находят необходимые параметры ( $t_0$ ,  $I_{\text{пр}}$ ,  $di/dt$ ). Далее на основании паспортных данных определяется накопленный заряд. Погрешность в 10—12% при его определении можно считать допустимой [24]. Анализ цепи продолжается с достаточно малым шагом итераций ( $\Delta t = 0,1 t_{\text{н.з}}$ ). В конце каждой итерации вычисляется  $Q$  и проверяется соотношение (3-8) для текущих значений параметров.

Заряд в точке  $A$ , как видно из рис. 3-2, равен сумме  $Q_1 + Q_2$ , где

$$Q_1 = I_{\text{обр}} \frac{t_1 - t_0}{2} = \frac{t_{\text{н.з}}^2}{2} \frac{di}{dt}; \quad Q_2 = I_{\text{обр}} \tau = \frac{t_{\text{н.з}}^3}{3,4545} \frac{di}{dt}.$$

Недостатком изложенного метода является сложность получения точной зависимости  $Q = f(I_{\text{пр}}, di/dt)$ .

Рассмотренные выше модели тиристора не отражают всех особенностей, которые присущи тиристору. При создании более полной модели тиристора необходимо учитывать в четырехслойной структуре наличие внутренней положительной обратной связи по току; слоя полупроводника (обычно  $n$ -типа), называемого толстой, или широкой, базой, толщина которого значительно превышает диффузионную длину носителей зарядов; низкоомных утечек, шунтирующих внешние  $p$ — $n$ -переходы, и ряд других факторов.

Авторы работы [12] предлагают электрическую модель тиристора, в которой учтены некоторые из названных выше зависимостей. В основу электрической модели тиристора была положена модель транзистора, предложенная Т. М. Агаханяном как наиболее удобная для исследования и расчета электронных схем. Затем эта модель была распространена на четырехслойную структуру путем добавления к ней следующих элементов: источника тока  $I_i$  (диффузионного тока) с параллельно подключенной емкостью  $C_i$  и проводимостью утечки  $G_i$ , имитирующих анодный (третий)  $p$ — $n$ -переход; двух генераторов тока  $\alpha_{21} I_a$  и  $\alpha_{12} I_a$ , учитывающих инжекцию и перенос носителей зарядов в толстой базе; индуктивности  $L_a$ , которая отражает инерционные свойства толстой базы и оказывает влияние на, так называемый, процесс установления стационарного состояния при включении тиристора (эффект модуляции проводимости базы); сопротивления материала второго эмиттера и толстой базы  $r_a$ ; низкоомной утечки  $G_{\text{ш}}$ , шунтирующей управляющий  $p$ — $n$ -переход. Полная электрическая схема замещения тиристора, учитывающая эти дополнения, показана на рис. 3-3.

Предложенная модель ТТ пригодна для расчета переходного процесса при включении прибора импульсом тока  $I_y$  в схемах с активной и активно-индуктивной нагрузкой. Для определения параметров элементов модели можно использовать известные соотношения. Однако в работе [12] предлагается использовать следующие

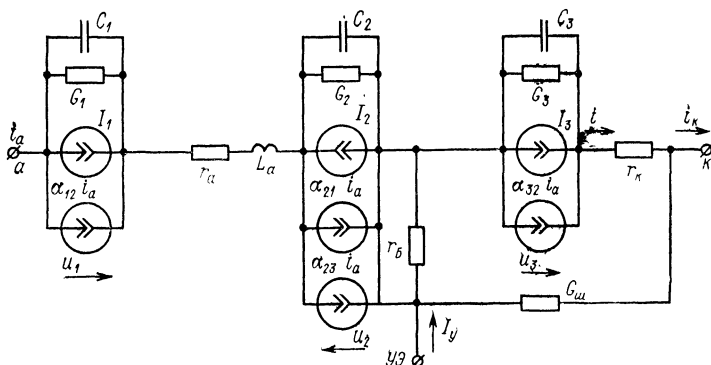


Рис. 3-3. Электрическая схема замещения триодного тиристора

приближенные соотношения, описывающие элементы электрической схемы замещения тиристора:

$$I_k = M_k I_{T.k} \left[ \exp \left( \frac{u_k}{m_k \varphi_T} \right) - 1 \right];$$

$$M_k = \left( 1 - \left| \frac{u_k}{U_{пk}} \right|^{s_k} \right)^{-1};$$

$$\alpha_{kn} = M_k \alpha_{0kn} \left( 1 - \frac{2}{1 + \sqrt{1 + 8 i_n / I_{0n}}} \right);$$

$$C_k = C_{бk} \left( \frac{U_{0k}}{U_{0k} - u_k} \right)^{p_k} + C_{д.k} \exp \left( \frac{u_k}{m_k \varphi_T} \right).$$

Здесь  $k, n$  — номера  $p$ — $n$ —переходов;  $u, i$  — напряжение и ток  $p$ — $n$ —перехода;  $I_T$  — тепловой ток  $p$ — $n$ —перехода;  $I$  — диффузионный ток  $p$ — $n$ —перехода;  $m, p, s$  — постоянные коэффициенты;  $\alpha_0$  — максимальное значение коэффициента передачи тока;  $I_0$  — ток, при котором  $\alpha = \alpha_0/2$ ;  $M$  — коэффициент лавинного пробоя  $p$ — $n$ —перехода;  $U_{п}$  — напряжение лавинного пробоя  $p$ — $n$ —перехода;  $U_0 = U_{кон}$  — контактная разность потенциала  $p$ — $n$ —перехода;  $\varphi_T$  — тепловой потенциал;  $C_{б}, C_{д}$  — барьерная (зарядная) и диффузионная емкости  $p$ — $n$ —перехода.

Предложенная модель дает достаточную для практики степень совпадения расчетных и экспериментальных результатов. Настоящая модель допускает модификацию и позволяет повысить точность расчетов путем использования более сложных выражений для определения элементов замещения или, исключив из нее отдельные

элементы, получить упрощенный вариант модели, однако точность расчета при этом понизится [12].

Универсальная двумерная модель мощного тиристора, предназначенная для работы с программой СБЮПЕР-СКЕПТРЕ (SUPER-SCEPTRE) машинного проектирования схем, учитывает все важные статические и динамические параметры прибора [4]. Эта модель тиристора по топологии элементов и числу имитирующих эффектов отличается от модели, рассмотренной выше. Однако новую модель можно модифицировать, учитывая определенные эффекты в конкретных приборах.

### 3-3. Логическая модель — аналог тиристора

Для прогнозирования состояния ТТ можно использовать электронные модели, которые основаны на логическом принципе действия, без измерения токов в основной цепи, а с использованием сигналов в виде напряжений, воздействующих на тиристор. Заметим, что чаще всего приходится определять состояние ТТ в типичных случаях, когда на прибор:

1) подано прямое  $U_{пр}$  или обратное  $U_{обр}$  напряжение (логические сигналы  $U_{a.k} = 1$  или  $U_{k.a} = -1$  соответственно);

2) подано прямое напряжение  $U_{пр}$  ( $U_{a.k} = 1$ ) и пусковой (управляющий) сигнал  $U_y$  (логический сигнал  $T = 1$ ).

3) не подано ни прямого, ни обратного напряжений ( $U_{пр} = U_{обр} = 0$ ) сразу по окончании проводимости в период действия прямого напряжения.

Легко показать, что в первом случае ТТ находится в состоянии выключено, а в двух остальных случаях в состоянии включено. Чтобы представить логическую модель тиристора, обратимся к работе [18] и к рис. 3-4, на котором показана логическая схема модели тиристора. Очевидно, присутствие на входе модели сигналов  $T = 1$  и  $U_{a.k} = 1$ , которые указывают на наличие напряжений  $U_y$  и  $U_{пр}$  на выводах ТТ, обеспечивают появление логической единицы на входе  $Y$  (установка) бистабильной схемы  $T$  (например, триггера) и тогда выходной сигнал примет значение  $C = 1$ . Следовательно, модель будет показывать, что ТТ включен.

Важно знать, что напряжение между анодом и катодом ТТ может быть асимметричным, что  $U_{k.a}$  не является логической инверсией напряжения  $U_{a.k}$ , а также, когда нет напряжений на ТТ, то  $U_{k.a} = U_{a.k} = 0$ .

Если имеется прямое напряжение ( $U_{a.k} = 1$ ) и отсутствует пусковой сигнал ( $T = 0$ ), то на вход  $B$  (возврат) бистабильной схемы  $T$  поступает логическая единица. Следовательно, выходной сигнал примет значение  $C = 0$ , свидетельствующее о том, что ТТ выключен. В анализируемой логической модели элемент «НЕ» необходим для того, чтобы исключить одновременное поступление единицы на входы  $Y$  и  $B$  бистабильной схемы. Данная модель будет непрерывно показывать одно из состояний — включено или выключено — до повторного появления логических напряжений  $U_{a.k} \in \{0, 1\}$ ,  $U_{k.a} \in \{0, 1\}$  и  $T \in \{0, 1\}$ .

Модель, показанная на рис. 3-4, предполагает наличие идеальных логических элементов, не имеющих задержки. Практически реализованная модель, использующая такую логическую схему, может действовать иначе, так как логические элементы, входящие

в ее состав, имеют временную задержку. В частности, если элемент «ИЛИ» будет иметь большую задержку, такую, что сигнал точки  $E$  значительно сместится во времени, то на вход  $B$  бистабильной схемы  $T$  поступит «1» после того, как на входе  $U$  окажется логический ноль. В этом случае модель покажет ошибочное состояние выключено. Возможны и другие варианты подобных результатов.

С целью повысить надежность работы модели можно ввести вторую бистабильную схему [18]. Такая логическая модель ТТ показана на рис. 3-5. Предложенную логическую модель ТТ легко реализовать, используя для этого микросхемы.

Для выработки логических сигналов, указывающих на присутствие или отсутствие напряжения некоторой полярности между основными выводами ТТ, а также обеспечения гальванической развязки между электронной частью модели и тиристором, который она

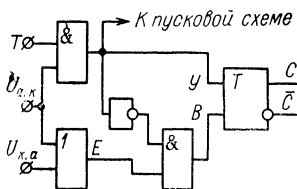


Рис. 3-4. Типовая логическая модель тиристора

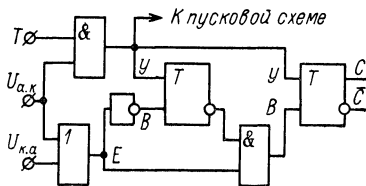


Рис. 3-5. Модифицированная логическая модель тиристора

представляет, может быть рекомендована схема, приведенная на рис. 3-6,  $a$ . Главная особенность работы схемы состоит в том, что короткое замыкание одной из обмоток на сердечнике трансформатора приводит к шунтированию остальных обмоток на этом трансформаторе. Напряжение  $U_{пр}$ , на выводах анод—катод ТТ, используется для модуляции напряжений трансформатора путем короткого замыкания обмотки  $w_2$  через мост  $B1$ , вследствие чего напряжения на входной обмотке  $w_1$  и выходной обмотке  $w_3$  понизятся. После выпрямления напряжения в мостовой схеме  $B2$  выходной транзистор инвертирует это напряжение, чтобы получить логический сигнал  $U_{a,k} = 1$ .

Диаграммы напряжений, приведенные на рис. 3-6,  $b$ , показывают зависимость изменений напряжений при работе схемы. Ввод в логическую схему стабилитрона  $D1$  позволяет осуществлять индикацию напряжения, превышающего пороговое значение, равное рабочему напряжению стабилитрона. Стабилитрон  $D2$  предотвращает короткое замыкание обмотки  $w_2$ , когда к тиристорам приложено обратное напряжение, а, следовательно, позволяет схеме выдать логический сигнал  $U_{a,k} = 0$ . Аналогичным образом можно выработать логические сигналы  $U_{k,a} \in \{0, 1\}$  для обратного напряжения. Поскольку степень модуляции напряжения на обмотках  $w_1$  и  $w_3$  зависит от полного сопротивления трансформаторов, то в схему введен стабилитрон  $D3$ , который обеспечивает переключение выходного транзистора при низких сигналах от обмотки  $w_3$ . Принцип действия и порядок выработки сигналов схемой, управляющей моделью, показан на рис. 3-6,  $b$ . Выработка логических сигналов  $T$  для управления моделью ТТ не

представляет трудностей и здесь не рассматривается. Изложенный метод контроля за работой тиристора можно распространить и на более сложные тиристорные схемы. Система модель—схема контроля обеспечивает получение информации о работе ТТ в весьма жестких условиях, гальваническую развязку от силовых цепей, и в то же время она является цифровой, что повышает надежность и расширяет область применения.

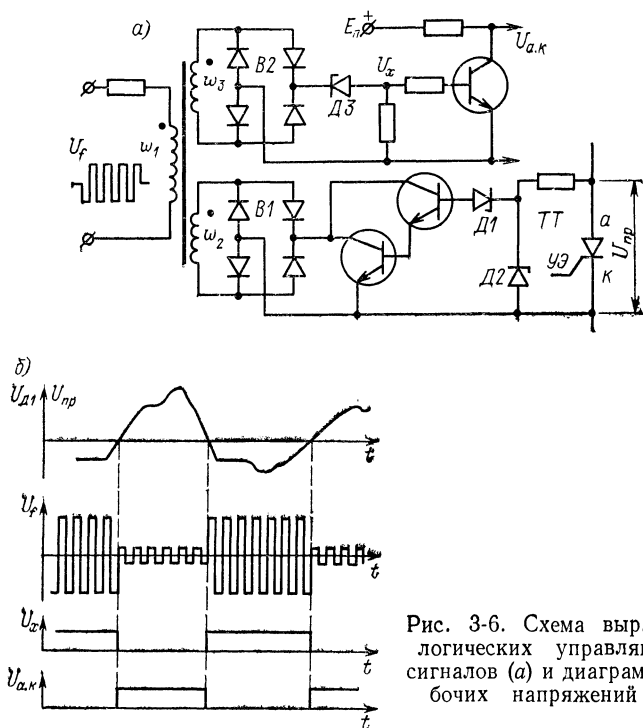


Рис. 3-6. Схема выработки логических управляющих сигналов (а) и диаграмма рабочих напряжений (б)

### 3-4. Цифровая модель тиристора

Принцип действия модели тиристора, заложенный при ее разработке [17] заключается в том, что состояние проводимости ТТ точно регистрируется, несмотря на прерывистость процесса. Рассматриваемая модель регистрирует состояние ТТ только в конце каждой цифровой операции, а информация в промежутках между операциями представляет собой ошибку или помеху. В этом ее отличие от аналоговой модели ТТ.

Как известно, тиристор имеет два устойчивых состояния. Однако его состояние в  $i$ -й момент времени каждого отдельного случая невозможно определить исходя из известных значений тока и напряжения без дополнительной информации относительно состояния в ближайший прошедший ( $i-1$ )-й момент времени.

Для того чтобы подойти к синтезу цифровой модели ТТ, необходимо полностью представить себе цифровой процесс, положенный в основу моделирования прибора. В начале каждой операции (шага) определяется состояние тиристора, а затем рассчитывается ток тиристора для данного конкретного состояния. Далее найденное значение тока используется для обозначения состояния ТТ в следующем итерационном интервале. Таким образом при моделировании в каждой точке итерации известны или могут быть определены следующие данные.

1.  $U_{\text{пр}}$  — напряжение между анодом и катодом, а также его логический эквивалент — напряжение  $U_{\text{а.к}}$ , которое определяется следующим образом:

$$U_{\text{а.к}} = \begin{cases} 1, & \text{если } U_{\text{пр}} > U_{\text{ост}}; \\ 0, & \text{если } U_{\text{пр}} \leq U_{\text{ост}}. \end{cases}$$

2.  $I_{\text{пр}}$  — ток прибора между анодом и катодом, а также его логический эквивалент  $I_{\text{а.к}}$ , который определяется из условия:

$$I_{\text{а.к}} = \begin{cases} 1, & \text{если } I_{\text{пр}} \geq I_{\text{выкл}}; \\ 0, & \text{если } I_{\text{пр}} < I_{\text{выкл}}. \end{cases}$$

3. Наличие или отсутствие надлежащего пускового сигнала  $U_y$  или  $I_y$ , логическим эквивалентом которого является значение  $T$ , определяемое из условий:

$$T = \begin{cases} 1, & \text{если } U_y \geq U_{\text{спр. мин}}; \\ 0, & \text{если } U_y = 0. \end{cases}$$

4. Состояние тиристора непосредственно перед данной точкой [т. е. в  $(i-1)$ -й точке] и логический показатель состояния  $C_{i-1}$ , который определяется из условий:

$$C_{i-1} = \begin{cases} 1, & \text{если тиристор включен;} \\ 0, & \text{если тиристор выключен.} \end{cases}$$

Задачей синтеза является поиск такой логической модели, которая, используя перечисленную выше информацию, была бы способна отобразить текущее состояние прибора и в то же время обладала основными свойствами тиристора. Эти свойства можно охарактеризовать следующим образом.

1. Если ток  $I_{\text{пр}}$  удовлетворяет неравенству  $I_{\text{пр}} > I_{\text{выкл}}$ , то прибор включен.

2. Если напряжение между анодом и катодом  $U_{\text{пр}}$  удовлетворяет неравенству  $U_{\text{пр}} > U_{\text{ост}}$ , то прибор включен.

3. Если прибор выключен, к нему приложено напряжение  $U_{\text{пр}}$  и он открывается сигналом  $U_y$ , то прибор становится включенным.

4. Если прибор включен, то значение пускового сигнала ( $U_y = 0$  или  $U_y \geq U_{\text{спр. мин}}$ ) не имеет значения.

5. Если прибор был включен, то он останется в этом состоянии до тех пор, пока ток  $I_{\text{пр}}$  достигнет неравенства  $I_{\text{пр}} < I_{\text{выкл}}$ .

6. Ток от катода к аноду невозможен.

Теперь остается построить модель ТТ, отвечающую выше приведенным условиям. Эта модель будет полностью цифровой, воспринимать логические переменные и выдавать логический результат. Каждое новое состояние модели  $C$  будет предсказываться, исходя

из информации о настоящем или ближайшем прошлом и, следовательно, зависит от логических переменных  $U_{a,k} \in \{0, 1\}$ ,  $I_{a,k} \in \{0, 1\}$ ,  $T \in \{0, 1\}$  и  $C_{i-1} \in \{0, 1\}$ .

Для функционального представления цифровой модели тиристора в работе [17] предложено минимизированное уравнение вида

$$C_i = U_{a,k} T \bar{C}_{i-1} \vee I_{a,k}. \quad (3-9)$$

Структурная схема цифровой модели, иллюстрирующая выражение (3-9), приведена на рис. 3-7. Уравнение (3-9) согласуется со всей известной информацией и в том числе отражает свойство односторонней проводимости тиристора.

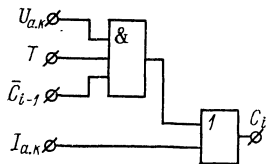


Рис. 3-7. Структурная схема цифровой модели тиристора

Обратимся к примерам и предположим, что в  $i-1$  точке итерации:  $C_{i-1} = 0$ ;  $I_{a,k} = 0$ ;  $U_{a,k} = 0$  и  $T = 0$ . Это означает, что модель находится в состоянии выключено. Теперь предположим, что  $U_{a,k}$  и  $T$  изменят значения на 1, тогда будет иметь  $U_{a,k} = T = 1$  и  $C_{i-1} = I_{a,k} = 0$ . Согласно (3-9), получим, что  $C_i = 1$ , а это указывает на то, что тиристор включен.

Далее предположим, что мы переходим к следующей точке итерации ( $j = i + 1$ ) без изменений  $U_{a,k}$  или  $T$  на 0 и при этом будем иметь:  $U_{a,k} = T = 1$  и  $C_{j-1} = C_i = 1$ , следовательно,  $U_{a,k} T \bar{C}_i = 0$ . Результат на выходе модели предсказывается значением  $I_{a,k}$ . Если  $I_{пр} < I_{выкл}$  или по расчету получается отрицательным, то логически  $I_{a,k}$  принимает значение 0, а  $C_j = 0$ . Следовательно, в модели никогда не может возникнуть отрицательный ток.

В заключение отметим, что предложенная простая цифровая модель является минимальным функциональным представлением тиристора. Все входные логические переменные, необходимые при моделировании тиристора, легко получить (см. § 3-3).

## ГЛАВА ЧЕТВЕРТАЯ

### УПРАВЛЕНИЕ ПЕРЕКЛЮЧАЮЩИМИ ПРИБОРАМИ

#### 4-1. Общие положения

Из всех переключающих полупроводниковых приборов с участком отрицательного сопротивления тиристоры находят наибольшее применение в устройствах автоматики и поэтому широко представлены как типовыми конструкциями, так и номиналами рабочих параметров.

Известны два способа включения тиристора: по анодной и по управляющей цепи. По анодной цепи тиристор можно включить либо увеличив его анодное напряжение  $U_a$  до  $U_a > U_{вкл}$ , либо подав на

его анод импульс напряжения, у которого скорость нарастания переднего фронта ( $dU_{пр}/dt$ ) выше допустимой. В первом случае ток утечки  $I_{К0}$  увеличивается за счет повышения анодного напряжения, а во втором — за счет увеличения емкостной составляющей тока, протекающего через центральный переход. Наличие емкости центрального перехода при достаточном большом значении  $dU_{пр}/dt$  приводит к тому, что происходит переключение тиристора при напряжении, значительно меньшем напряжения  $U_{РКЛ}$ . Включение тиристорov по первому способу используется в качестве рабочего режима только для включения ДТ. Включение тиристора из-за превышения допустимых значений  $dU_{пр}/dt$  является нежелательным, так как служит причиной ненадежной работы тиристорных схем.

Включение триодных тиристорov практически осуществляется единственным способом, основанном на использовании управляющего электрода, среди которого импульсные и фазовые методы нашли наиболее широкое распространение.

## 4-2. Импульсное управление тиристорами

В зависимости от типа конструкции тиристора управление последним должно быть резким или мягким. Схема резкого управления должна давать максимальный ток на УЭ, превышающий номинальное значение в 4—6 раз, а схема мягкого управления в 1,5—2 раза [9].

Резкое управление необходимо для тиристорov более старых типов, с тем чтобы обеспечить требующуюся для этих приборов скорость изменения тока. При таком управлении также гарантируется равномерная проводимость прибора на начальном интервале.

Мягкое управление применяется для тех тиристорov, у которых скорость изменения тока не критична, а также для более новых тиристорov с усиливающим или динамическим ЭУ, у которых номинальная скорость изменения тока достигается без резкого управления.

Необходимая длительность сигнала управления на УЭ тиристора определяется схемой и ее нагрузкой. При индуктивной нагрузке требуется более длинный импульс на УЭ, чтобы избежать срывов за счет запаздывания тока в нагрузке относительно тока на УЭ. Схема с удлинненным импульсом на УЭ обеспечивает резкое открывание прибора, после чего ток УЭ понижается и остается на новом уровне вплоть до окончания требуемого интервала времени. При этом для мощных полупроводниковых приборов продолжительность части импульса с повышенной амплитудой может достигать 10—30 мкс. Длительность переднего фронта управляющего импульса для достижения тока  $I_{у, макс}$  должна быть в пределах 0,2—1 мкс для резкого и 0,5—1 мкс для мягкого управления [9].

Известно, что скорость нарастания тока управления должна быть порядка  $(0,1—1) \cdot 10^6 \text{ А/с}$  при амплитуде напряжения в пределах от  $U_y$  до  $U_{у, макс}$ . Выполнение этого требования приводит к уменьшению мощности, выделяющейся в процессе переключения, а также к снижению разброса значений времени включения. Время включения тиристора не оказывается постоянным при прочих равных условиях, а незначительно изменяется от одного периода к другому [2]. Этот разброс времени включения зависит от температуры и, что

вполне очевидно, от способа управления, а также от формы и амплитуды управляющего импульса. Известно, что разброс времени включения может быть снижен до 2 нс, если использовать управляющие импульсы с крутым передним фронтом, имеющим амплитуду в 3 раза большую по сравнению с минимальным значением, которое указывается в паспорте прибора.

Для формирования импульсов управления можно воспользоваться различными как дискретными [2], так и интегральными схемами, специально предназначенными для управления тиристорами (или симисторами) от сети переменного тока или другими запускающими схемами, выполненными на основе ИС различной степени интеграции.

Как известно, ток управления  $I_u$  для ряда тиристоров может быть слишком большим для ИС. В тех случаях, когда требуются большие токи для управления ТТ, а используемые схемы их не могут обеспечить, следует применять схемы с каскадом усиления.

Схема управления ТТ на рис. 4-1 использует оптрон типа АОУ103, что обеспечивает полную развязку цепей управления и нагрузки. Кроме того, обеспечивается повышенная помехозащищенность схемы в закрытом состоянии. Это обусловлено тем, что светодиод (СД) имеет собственный порог срабатывания, так как излучение равно нулю, если напряжение на СД меньше 1÷1,5 В.

Рис. 4-1. Схема управления триодными тиристорами

Принцип действия цепи управления (рис. 4-1) сводится к следующему. При появлении светового потока от СД включается фототиристор  $\Phi T$  и начинается заряд конденсатора  $C_1$  через входную цепь  $TT1$  и токоограничивающий резистор  $R_4$ , включающий током  $i_C$  тиристор  $TT1$ . После заряда конденсатора  $C_1$  выключается  $\Phi T$  и начинается разряд конденсатора  $C_1$  на резистор  $R_3$ .

Для включения более мощных ТТ можно рекомендовать двухступенчатую схему управления [1], приведенную на рис. 4-2. Работа схемы основана на последовательном включении оптрона АОУ103, промежуточного  $TT1$  (типа КУ201) и силового  $TT2$  (типа ВКДУ-150). Особенность данной схемы состоит в том, что предыдущие приборы по мере включения последующих отключаются. Расчет схемы начинается с выбора тока  $I_{y2}$  для  $TT2$  по входной ВАХ из условия:  $U_{y2} \leq U_{y2\text{макс}}$ ;  $I_{y2} \leq I_{y2\text{макс}}$ ;  $U_{y2}I_{y2} \leq \Delta P_T$ . Исходной для расчета является длительность импульса управления  $TT2$  —  $t_{и.у.}$ , а также допустимая мощность потерь в структуре тиристора —  $\Delta P_T$ .

Выбор тиристора  $TT1$  производится по значениям тока  $I_{y1}$  и напряжения  $U_{пр}$  для  $TT2$ . Выбор типа оптрона производится аналогичным образом.

В схемах управления тиристорами широко используются ОПТ. Основой таких схем запуска ТТ является релаксационный одновибратор, который включается при подаче положительного син-

хронизирующего импульса на вход  $I$ , т. е. эмиттер ОПТ (рис. 4-3). С таким же успехом эту схему можно запустить отрицательным импульсом, подавая его на  $B2$ . В этом случае амплитуда синхронизирующего импульса должна быть достаточной для изменения напряжения на электроде  $B2$  до значения  $U_{B2}$ , которое с учетом рис. 4-3 определяется соотношением  $U_{B2} < U_{Э}/\eta'$ , где  $\eta' = (\eta R_{B1B2} + R_3)/(R_2 + R_3 + R_{B1B2})$ .

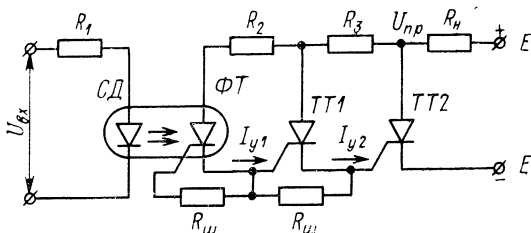


Рис. 4-2. Двухкаскадная схема управления мощным ТТ

Чтобы схема была устойчива в ждущем режиме, напряжение  $E_1$  выбирается из условия  $E_1 < E_2$ , а  $U_{C2} < U_{Э}$ .

При расчете схемы запуска ТТ от ОПТ (рис. 4-3) следует принять во внимание ряд факторов:

1. При непосредственном включении УЭ в цепь первой базы  $B1$  ОПТ необходимо проверить, не вызовет ли межбазовый ток ОПТ включения запятого ТТ. Если такое включение ТТ не исключено, то для гальванической развязки следует использовать импульсный трансформатор с коэффициентом трансформации 1 : 1.

2. При расчете необходимо учитывать инерционность ОПТ, которая связана с конечным временем нарастания тока эмиттера до значения тока впадины  $I_{в}$ . По экспериментальным данным [14], для ОПТ типа КТ117 время нарастания составляет в зависимости от режима 5—8 мкс.

3. Для включения ТТ необходимо в  $p$ -базу инжектировать определенный заряд. Обычно процесс накопления заряда для любой формы импульса запуска описывается уравнением

$$i_y(t) = \frac{dQ}{dt} + \frac{Q}{\tau_{вкл}}.$$

Как известно, заряд, вводимый в  $p$ -базу ТТ до начала включения, должен удовлетворять условию  $Q_{кр} = I_{y,ст} \tau_{вкл}$ . Тогда, ин-

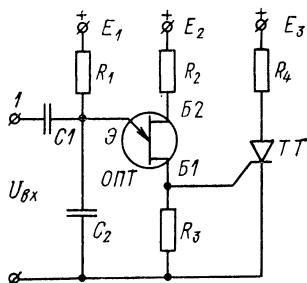


Рис. 4-3. Схема управления ТТ от формирователя импульсов

тегрируя предыдущее уравнение по  $t$  от 0 до  $t_{у. мин}$ , получим условие включения ТТ

$$\int_0^{t_{у. мин}} i_y(t) dt = Q_{кр} [1 + (t_{у. мин}/2\tau_{вкл})] = I_{у. ст} \tau_{вкл} + 0,5 I_{у. ст} \tau_{вкл}.$$

Здесь  $I_{у. ст}$  — статический ток включения (приводится в ТУ);  $\tau_{вкл}$  — постоянная времени, определяющая зависимость амплитуды прямоугольного импульса от его длительности;  $t_{у. мин}$  — минимально необходимая длительность запускаящего импульса.

4. Для определения емкости в цепи эмиттера ОПТ, необходимой для включения ТТ, в работах [2, 14] приводятся графики, отражающие зависимость напряжения смещения от емкости конденсатора.

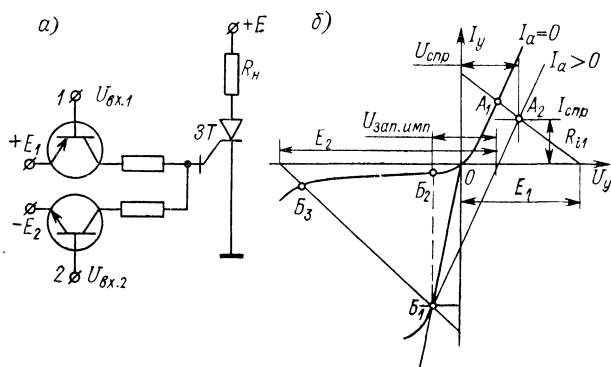


Рис. 4-4. Схема управления ЗТ по отдельным входам разнополярными импульсами (а) и входные характеристики ЗТ для различных токов коммутации (б)

Емкость имеет значения от 0,01 до 0,2 мкФ, а напряжение смещения падает нелинейно по мере увеличения емкости от 15—20 до 2—5 В.

Схемы управления структурой ЗТ имеют характерные особенности, которые вызваны необходимостью подавать на УЭ сигналы различной полярности для включения и выключения прибора.

Для управления ЗТ с нагрузкой в анодной цепи по отдельным входам для включения и запирающего наиболее эффективны схемы, выполненные на транзисторах (рис. 4-4, а). Импульс, поданный на вход 1 схемы, включает ЗТ, а на вход 2 — выключает его. Развязка источников питания  $E_1$  и  $E_2$ , предназначенных для включения и запирающего ЗТ, осуществляется при помощи транзисторов  $p-n-p$  и  $n-p-n$ -типов. Процесс включения и выключения ЗТ иллюстрируется на входной ВАХ (рис. 4-4, б). При включении ЗТ рабочая точка из положения  $A_1$  переместится в положение  $A_2$  по линии, наклон которой определяется сопротивлением  $R_{i1}$ . При выключении напряжение источника  $E_2$  вначале компенсирует положительное напряжение на участке цепи катод — УЭ. Появление отрицательного тока управления (точка  $B_1$ ) создает условие для рассасывания избыточного заряда в базе тиристора. В процессе выключения входная

характеристика  $3T$  претерпевает разрыв, напряжение на УЭ резко возрастает, а ток снижается. При этом рабочая точка из положения  $B_1$  перемещается в положение  $B_3$  по линии, наклон которой определяется сопротивлением  $R_{i2}$ .

В момент, когда  $I_{\mu} = 0$ , рабочая точка переместится в  $B_2$ , которая и определит обратный ток УЭ до момента отключения источника напряжения  $E_2$ . Значение токов включения и выключения определяются по формулам  $I_y \approx E_1/R_1$  и  $I_3 \approx E_2/R_2$ .

Схема на рис. 4-5 иллюстрирует возможность использования  $3T$  для коммутации нагрузки, включенной в катодную цепь импульсами положительной полярности по отдельным входам. Импульс, поданный на вход 1, включает  $3T$  и к сопротивлению нагрузки  $R_H$  прикладывается напряжение питания. Так как сразу после отпирания  $3T$  напряжение катода и УЭ нарастают до потенциала  $+E$ ,

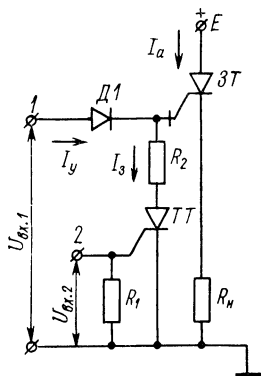


Рис. 4-5. Схема управления  $3T$  с нагрузкой в катодной цепи по отдельным входам

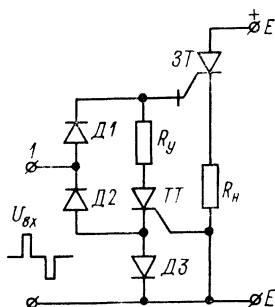


Рис. 4-6. Схема управления  $3T$  с катодной нагрузкой разнополярными импульсами по общему входу

то диод  $D1$  отключает источник входных импульсов от УЭ. Для выключения  $3T$  пусковым импульсом включается  $TT$ , что обеспечивает соединение УЭ, выключаемого  $3T$  с землей через резистор  $R_2$ . При этом ток, возникший в цепи УЭ, явится для  $3T$  запирающим и выключит последний. Диод  $D1$  предназначен для надежного и быстрого отключения источника запускающих импульсов и должен иметь малое время восстановления обратного сопротивления. Резистор  $R_2$  выбирается с таким расчетом, чтобы обратный ток УЭ, т. е. ток запираения  $I_3$ , был достаточным для выключения  $3T$  при наибольшем анодном токе  $I_{a, \max}$ . Этот ток определяется с учетом отношения  $I_3 \approx E/R_2$ .

Изменив схему, показанную на рис. 4-5, можно обеспечить управление  $3T$  подачей разнополярных импульсов на общий вход 1 (рис. 4-6).

Управление симисторами, пропускающими ток в обоих направлениях, осуществляется по УЭ и отличается от методов управления  $TT$

и  $3T$  тем, что позволяет использовать как однополярные (плюс или минус), так и разнополярные импульсы для включения симметричного тиристора (СТ). Применение СТ для регулирования мощности или коммутации переменного тока упрощает схему управления. Различные схемы управления СТ рассматриваются в работах [2, 19, 22].

Обычно к достоинствам СТ относят то, что при использовании их в качестве контакторов переменного тока не требуется сложных систем управления, так как включение СТ может осуществляться за счет напряжения силовой цепи.

В схеме рис. 4-7, а для управления СТ используется тиристорный оптрон ОП1, а в схеме рис. 4-7, б — контакты реле  $P$ . Для защиты управляющего перехода СТ от переходных процессов при отключении нагрузки, последний шунтируется контактом реле.

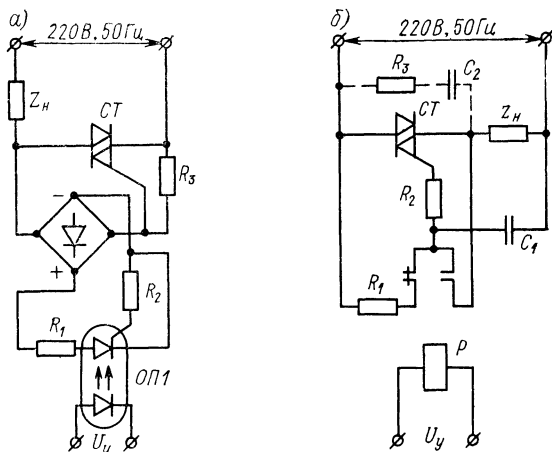


Рис. 4-7. Схемы управления СТ от силовой цепи с использованием тиристорного оптрона (а) и контактов реле (б)

Принцип действия схем (рис. 4-7) предполагается известным. Расчет параметров цепи управления выполняется в обычном порядке и не вызывает затруднений.

При включении СТ однополярными импульсами можно применять схемы, используемые для управления ТТ.

Следует отметить, что перенапряжения не выводят СТ из строя, потому что появление повышенного напряжения любой полярности приводит лишь к включению прибора, который остается в таком состоянии до тех пор, пока его анодный ток не снизится ниже тока выключения. Однако СТ особенно чувствительны к изменению напряжения  $dU/dt$ , поэтому необходимо ограничивать скорость нарастания напряжения с помощью специальных средств защиты (рис. 4-7, б, цепь  $R_3C_2$ ).

### 4-3. Повышение помехоустойчивости тиристорных схем

Помехи в управляющих логических цепях водничают главным образом в результате индуктивных и емкостных связей между выходными (мощными) и управляющими цепями. Для повышения надежности при эксплуатации тиристорные схемы необходимо защищать от помех различной физической природы. Помехи, воздействующие на закрытый тиристор, обычно характеризуют по месту их приложения, т. е. помехи по управляющей цепи и помехи по анодной цепи. Наиболее опасно одновременное воздействие обоих видов помех.

При конструировании счетных и переключающих схем на тиристорах очень важно проанализировать возможные виды помех в схеме и наметить пути к их уменьшению или исключению. Для уменьшения влияния помех обычно используют режимные и схемные методы.

К режимным методам относится выбор параметров элементов цепей переноса и коммутации из расчета минимума помех в счетной схеме, введение резисторов, шунтирующих входную цепь ТТ, введение отрицательного смещения на УЭ тиристоров. Общий недостаток режимных методов заключается в том, что они не исключают помехи полностью, а только уменьшают их амплитуду и длительность.

К схемным методам относится выбор схемы, обеспечивающей минимум помех, включение интегрирующей ячейки на входе ТТ, шунтирование управляющего перехода насыщенным транзистором, выбор места включения нагрузки (в цепь анода или катода) и использование логических схем защиты. Схемные методы позволяют как уменьшить влияние помех, так и исключить их полностью. Поэтому целесообразно рассмотреть подробнее некоторые методы повышения надежности и помехоустойчивости тиристорных схем.

При необходимости уменьшить влияние импульсных помех на схему с ТТ (рис. 4-8, а) можно рекомендовать включение интегрирующей емкости  $C_{\text{и}}$  на входе УЭ [16]. Максимальная амплитуда помехи с емкостью  $C_{\text{и}}$  на входе зависит от параметра интегрирующей цепи  $U_{\text{пом.у}} = U_{\text{пом}} [1 - \exp(-t_{\text{пом}}/\tau)]$ , где  $U_{\text{пом.у}}$  — напряжение помехи по управляющей цепи ТТ;  $\tau = C_{\text{и}} (R_{\text{и}} \parallel R_{\text{ш}} \parallel R_{\text{вн}})$ ;  $R_{\text{вн}}$  — внутреннее сопротивление управляющего перехода ТТ. Помехи на входе тем меньше, чем больше емкость конденсатора, однако, увеличение емкости приводит к росту длительности необходимого полезного сигнала управления  $U_{\text{у}}$ , согласно условию  $\tau_{\text{у}} \gg \tau \ln [U_{\text{у}}/(U_{\text{у}} - U_{\text{спр}})]$ . Это, как следствие, увеличивает мощность генератора управляющих сигналов и уменьшает быстродействие схемы. Таким образом, введение интегрирующей емкости эффективно только для кратковременных помех.

Если к схеме, в которой работает ТТ, предъявляются требования по радиационной стойкости, то схема должна быть спроектирована таким образом, чтобы предотвращалось паразитное включение тиристора (рис. 4-8, б). Эта схема отличается от предыдущей тем, что параллельно цепи катод — УЭ тиристора включен не обладающий высокой радиационной стойкостью транзистор  $T1$ . При воздействии радиации этот транзистор насыщается, а когда облучение прекращается, напряжение на нем восстанавливается медленнее,

чем на ТТ. Когда схема (рис. 4-8, б) подвергается воздействию ионизирующей радиации, возникшие в ТТ дополнительные носители быстро приводят его в состояние насыщения, благодаря чему создается цепь малого сопротивления для наведенных облучением дополнительных носителей в ТТ. При этом последние имеют в ТТ возможность стекать с УЭ на землю. Это по эффекту равносильно тому, что напряжение между катодом и УЭ ограничивается на уровне ниже порогового напряжения  $U_{\text{пом. доп}}$ , не включающего напряжения помехи. Такой режим работы схемы предотвращает самопроизвольное включение ТТ во время облучения. Когда уровень радиации упадет ниже критического, дополнительные носители в ТТ стекут на землю, и он возвратится в нормальное состояние, вслед за этим ТТ выйдет из состояния насыщения. Рассмотренный путь повышения радиационной устойчивости цепи управления может быть использован в сочетании с другими схемами, предназначенными для решения частных задач управления ТТ.

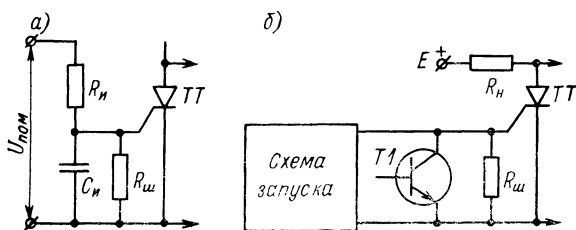


Рис. 4-8. Схемы повышения помехоустойчивости цепи управления тиристором

В различных устройствах на ТТ для увеличения их помехозащищенности или улучшения частотных свойств (т. е. улучшения параметра  $dU/dt$ ) часто прибегают к включению резистора, шунтирующего цепь катод — УЭ, или используют отдельный источник для подачи отрицательного напряжения на УЭ.

В простых случаях импульсного режима работы для сохранения работоспособности устройств на тиристорах прибегают к использованию схем, содержащих резистор и конденсатор в цепи УЭ [2].

Следует, однако, заметить, что эффект помехозащищенности тиристорных систем, получаемый за счет отрицательного смещения управляющего перехода, более ярко выражен у тириستоров малой мощности, у других тиристоров проявляется слабо.

В эксплуатационных условиях проблему помехозащищенности не всегда удастся решить простыми методами, рассмотренными выше. Иногда можно использовать активную схему, включаемую между источником запускаемых импульсов и УЭ тиристора<sup>1</sup>, которая состоит из интегрирующей  $RC$ -цепи, компаратора и формирователя импульсов (рис. 4-9). Входное напряжение (сигнал и шум) заряжает конденсатор  $C_1$  через резистор  $R_1$ . Компаратор на транзисторе Т1 включается, когда напряжение на конденсаторе  $U_{C_1}$  становится рав-

<sup>1</sup> Л. Р. Райс. Подавление шумов на управляющем электроде тиристора. — Электроника, 1975, т. 48, № 9.

ным сумме падений напряжений на диоде  $D2$ , на переходе база — эмиттер транзистора  $T1$  и на стабилитроне  $D3$ , т. е.

$$U_{C1} = U_{\text{пор}} = U_{\text{от. Д1}} + U_{\text{Б.Э. Т1}} + U_{\text{стаб. Д3}}.$$

Компаратор, включившись, открывает транзистор  $T2$  формирователя импульсов, который отопрет ТТ.

Постоянная времени интегратора регулируется резистором  $R_1$  и устанавливается достаточно большой, чтобы предотвратить заряд конденсатора  $C_1$  шумовыми импульсами. После окончания импульса помехи конденсатор  $C_1$  разряжается через резистор  $R_1$  или, когда требуется быстрое восстановление схемы, через диод  $D1$ . Длительность запускающего импульса должна быть достаточной для заряда конденсатора  $C_1$  до порогового напряжения  $U_{\text{пор}}$  компаратора. Эта

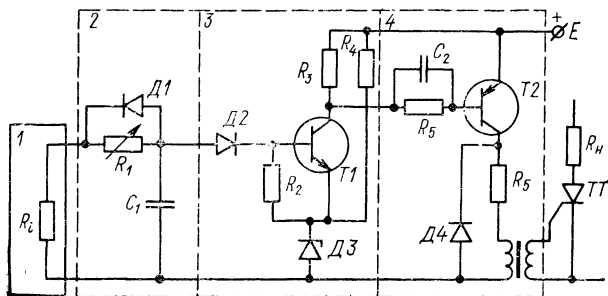


Рис. 4-9. Схема подавления помех на УЭ тиристора:

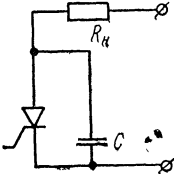
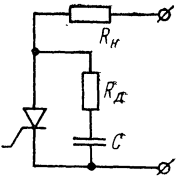
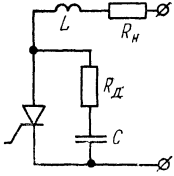
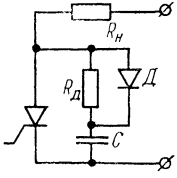
1 — источник запускающих импульсов; 2 — интегратор для разделения управляющих сигналов и шумовых импульсов; 3 — компаратор порогового типа; 4 — формирователь импульсов управления ТТ

схема удерживает момент включения ТТ при подавлении шума, в связи с чем необходимо предусмотреть регулировку временного положения импульсов запуска.

В большинстве тиристорных схем переходные помехи возникают вследствие быстрых изменений тока, сопутствующих, например, заряду и разряду реактивных элементов цепи. Возникающие броски напряжения могут приводить к ложному включению тиристора со стороны анодной цепи. Обычные резистивно-емкостные помехоподавляющие схемы обеспечивают лишь ограничение переходных помех по амплитуде и скорости нарастания. Отдельные схемы подавления помех в анодной цепи тиристорных схем и их краткие характеристики приведены в табл. 4-1.

Оптроны, находящиеся в счетных и управляющих схемах, подвержены влиянию помех, действующих на его входных и выходных клеммах. Оптроны чувствительны к помехам на входе, если эти помехи достаточной амплитуды и длительности. Общий способ устранения влияния этих помех заключается в шунтировании СД конденсатором, что одновременно приводит и к некоторой задержке момента переключения оптрона при подаче управляющего сигнала.

Таблица 4-1

| Схема                                                                               | Назначение и особенности                                                                                                                                                                                                            | Ограничительные факторы                                                                                                                           |
|-------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------------------------------------------------------------------------------------------------------------------------------------------------|
|    | <p>Преобразует броски напряжения в зарядный ток. Регулирует <math>dU_{пр}/dt</math> таким образом, что <math>dI_{пр}/dt</math> уменьшается</p>                                                                                      | <p>Требует компромиссного выбора между <math>dU_{пр}/dt</math> и <math>dI_{пр}/dt</math></p>                                                      |
|    | <p>Преобразует броски напряжения на аноде ТТ в зарядный ток конденсатора и уменьшает их амплитуду</p>                                                                                                                               | <p>Дает высокую амплитуду и скорость нарастания зарядного тока, требует определенного импеданса сети, чтобы снизить <math>dU_{пр}/dt</math></p>   |
|   | <p>Сходна с предыдущей схемой. Дополнительная индуктивность улучшает нагрузочную характеристику и снижает броски тока</p>                                                                                                           | <p>Если катушка индуктивности должна выдерживать большое напряжение цепи питания и ток нагрузки, она оказывается слишком дорогой и громоздкой</p> |
|  | <p>Обеспечивает большой зарядный ток и малую скорость нарастания <math>dI_{пр}/dt</math>. Постоянная времени цепи <math>R_н C</math> должна удовлетворять условию <math>R_н C \geq \frac{0,632 U_{пр, макс}}{dU_{пр}/dt}</math></p> | <p>Диод должен иметь время выключения меньше 1 мкс, иначе будет высокая скорость нарастания <math>dI_{пр}/dt</math></p>                           |

Помеха на выходе оказывает существенное влияние в основном на состояние оптрона, выполненного на паре СД—ФТ. Если скорость нарастания помехи  $dU_{пр}/dt$  достаточна для переключения ФТ, то оптрон переходит в другое устойчивое состояние без изменения управляющего сигнала. ФТ, по сравнению с обычными тиристорами, более чувствительны к помехам, так как их чувствительность выше в связи с оптикофизическим характером работы. Для увеличения помехоустойчивости добиваются повышения скорости нарастания напряжения  $dU_{пр}/dt$ , при которой срабатывает оптрон. С этой целью между ЭУ и катодом ФТ включают резистор и конденсатор.

#### 4-4. Схемы задержки управляющих импульсов

При управлении работой тиристоров часто возникает потребность в фиксированных или регулируемых цепях задержки. В качестве первых используются триггерные цепи. Однако при этом задержка ограничена периодом следования тактовых импульсов.

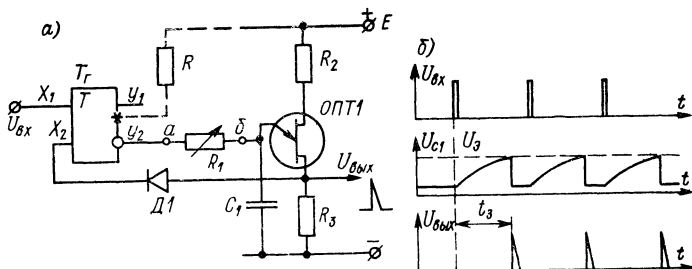


Рис. 4-10. Схема цепи задержки импульсов

Известны транзисторные цепи задержки импульсов управляющих работой ТТ [2]. Принцип действия их основан на следующем. На один вход подаются тактовые импульсы, а на другой — управляющее напряжение, которые через схему совпадения управляют входной цепью каскада широтно-импульсного преобразователя. Сформированный этим каскадом прямоугольный импульс дифференцируется, а отрицательный импульс, задержанный на время  $t_z$ , используется для управления одновибратором, который генерирует импульс, управляющий работой ТТ.

Схема цепи задержки (рис. 4-10, а) позволяет получить требуемую задержку относительно синхронизирующих импульсов в пределах периода их следования. Схема состоит из триггера  $T_r$  на транзисторах  $n-p-n$ -типа и каскада временной задержки на ОПТ. Последний каскад содержит времязадающую цепь, состоящую из зарядного регулируемого сопротивления  $R_1$  и сопротивления нагрузки плеча триггера  $R$  накопительного конденсатора  $C_1$  и ОПТ1 в качестве порогового элемента.

Схема работает следующим образом. С приходом запускающего импульса на вход  $X_1$  и опрокидыванием  $T_r$  в 1, конденсатор  $C_1$  начинает заряжаться. Напряжение  $U_{C1}$  на конденсаторе  $C_1$  опре-

делим в предположении, что обратный ток эмиттерного перехода ОПТ1 и токи утечки в схеме пренебрежимо малы. При этих условиях и в случае заряда при начальном напряжении  $U_{C1}(0) = U_0$  выражение для определения  $U_{C1}(t)$  можно записать в виде

$$U_{C1}(t) = U_0 + (E - U_0) \{1 - \exp[-t/(R_{\text{экв}}C_1)]\}, \quad (4-1)$$

где  $R_{\text{экв}} = R + R_1$  — эквивалентное сопротивление.

При  $U_{C1}(t) = U_{\text{Э}}$  произойдет включение ОПТ. Сформированный импульс ОПТ1 одновременно поступает через диод Д1 на вход  $X_2$  и возвращает Тг в исходное состояние.

Напряжение  $U_{\text{Э}}$  на эмиттере ОПТ1 с учетом схемы, изображенной на рис. 4-10, а,

$$U_{\text{Э}} = \eta U_{\text{Б1Б2}} + U_{\text{Д}} + E \frac{R}{R_{\text{Б1Б2}} + R_2 + R_3}. \quad (4-2)$$

Решая совместно уравнения (4-1) и (4-2), можно определить время задержки  $t = t_3$  выходного импульса для схемы рис. 4-10, а относительно пускового импульса:

$$t = R_{\text{экв}} C_1 \ln \frac{E - U_0}{E \left(1 - \frac{R_3}{R_{\text{Б1Б2}} + R_2 + R_3}\right) - \eta U_{\text{Б1Б2}} - U_0}. \quad (4-3)$$

На рис. 4-10, б приведены диаграммы, поясняющие работу схемы. Меняя значение сопротивления  $R_1$ , подключенного между точками а и б, можно регулировать скорость нарастания напряжения  $U_{C1}$ , что равносильно изменению времени задержки.

Примерный порядок расчета схемы.

1. Выбираем ОПТ, выписываем его параметры:  $\eta$ ,  $R_{\text{Б1Б2}}$ ,  $U_{\text{Б1Б2}}$ , и устанавливаем напряжение источника питания  $E$ .

2. Выбираем значения термокомпенсирующего сопротивления  $R_2$  и сопротивления нагрузки  $R_{\text{н}} \approx R_3$ , ограничивая максимальный импульсный ток разряда конденсатора  $C_1$  (при  $U_{C1 \text{ макс}} = U_{\text{Э}}$ ), чтобы  $U_{C1 \text{ макс}}/R_3 < 1 \text{ А}$ .

3. Определяем постоянную времени зарядной цепи  $\tau = R_{\text{экв}} C_1$ . Разлагая экспоненциальный член формулы (4-1) в ряд и учитывая только первые члены ряда, имеем:  $U_{\text{Э}} \approx U_0 + (E - U_0)t_3/R_{\text{экв}}C_1$ , откуда  $\tau = R_{\text{экв}}C_1 \approx t_3(E - U_0)/(U_{\text{Э}} - U_0)$ .

4. Определяем зарядное сопротивление  $R_{\text{экв}} = R_{\text{н}}(E - U_0)/U_0$ , откуда  $R_1 = R_{\text{экв}} - R$ . Здесь  $R_{\text{н}} = R_3 + r_{\text{нас}}$ , где  $r_{\text{нас}}$  — сопротивление насыщения ОПТ.

5. Определяем емкость конденсатора  $C_1 = \tau/R_{\text{экв}}$ .

6. Определим ток эмиттера ОПТ или ток разряда конденсатора

$$I_{\text{Э}}(t) = \frac{U_{\text{Э}}}{R_{\text{н}}} \exp\left(-\frac{t}{R_{\text{н}}C_1}\right) \approx \frac{U_{\text{Э}}}{R_{\text{н}}} \left[1 - \frac{t}{R_{\text{н}}C_1} + \frac{t^2}{2(R_{\text{н}}C_1)^2}\right].$$

К недостаткам этой схемы можно отнести изменяющееся по экспоненте напряжение  $U_{C1}$ , что затрудняет на конечном участке экспоненты обеспечить высокую точность включения ОПТ.

Поэтому для получения линейно нарастающего напряжения следует использовать лишь начальный участок экспоненциально изменяющегося напряжения, а коэффициент использования напряже-

ния источника питания определится отношением  $U_{\Sigma}/E$  (или  $U_{C1 \text{ макс}}/E$ ).

Для увеличения задержки импульсов можно использовать накопительную ячейку, заряжаемую при воздействии периодически действующих импульсов напряжения, например с плеча триггера (рис. 4-11).

Схема работает следующим образом. С приходом запускающего импульса на вход  $X_1$  триггера  $Tz1$  схема совпадения пропускает тактовые импульсы частотой  $f_T$  на счетный вход  $Tz2$ . На плече  $Y_2$  триггера  $Tz2$  образуются прямоугольные импульсы напряжения, заряжающие конденсатор  $C_1$ , причем диод  $D2$  препятствует разряду конденсатора в моменты времени с низким напряжением на выходе  $Y_2$ , равным  $U_0$ . Когда напряжение конденсатора, изменяясь ступенчато,

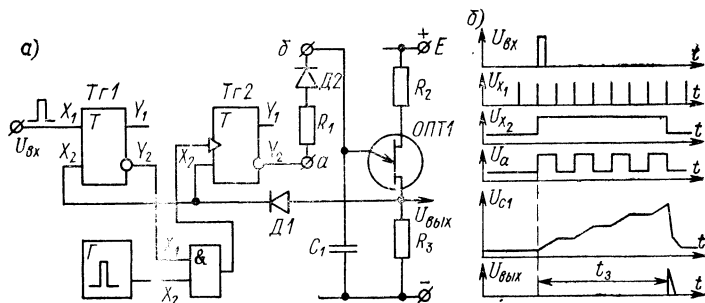


Рис. 4-11. Схема цепи задержки импульсов на большое время

достигнет значения  $U_{C1} = U_{\Sigma}$ , то ОПТ1 включится и выдаст импульс, который через диод  $D1$  одновременно установит  $Tz1$  и  $Tz2$  в «0». Схема и диаграммы, поясняющие работу, приведены на рис. 4-11, б.

Рассмотрим еще одну схему формирования задержанных импульсов [8], приведенную на рис. 4-12. После подачи на схему питающего напряжения  $E$  и однократного срабатывания ОПТ1 оказывается, что биполярный транзистор  $T1$  насыщен, тиристор  $TT1$  включен, а ОПТ1 выключен. В итоге на конденсаторе  $C_2$  устанавливается напряжение  $U_{C2(0)} = U_{\text{ост. ТТ}} + U_{\text{ост. Д1}}$ , где  $U_{\text{ост. ТТ}}$  — падение напряжения на включенном  $TT1$ ;  $U_{\text{ост. Д1}}$  — падение напряжения на открытом диоде  $D1$ . В силу малости значений этих величин выполняется неравенство  $U_{C2(0)} \ll E$ . Анодный ток тиристора  $TT1$  и коллекторный ток транзистора  $T1$  определяются равенством  $I_{K1} = E(1/R_2 + 1/R_3)$ .

При подаче на вход  $I$  тока положительной полярности транзистор  $T1$  запирается. Однако некоторое время анодный ток  $TT1$  поддерживается за счет разряда конденсатора  $C_2$  через диод  $D1$ . Когда ток разряда конденсатора  $C_2$  станет равным  $I_{\text{выкл}}$ , то тиристор  $TT1$  выключится.

После окончания запускающего импульса транзистор  $T1$  вновь войдет в режим насыщения за счет базового тока  $I_B = E/R_1$ , а тиристор  $TT1$  останется запертым. На аноде выключенного  $TT1$  будет

напряжение  $U_{пр} = E - U_{К.н} - R_2(I_{обр.д} + I_{ут})$ , где  $U_{К.н}$  — напряжение между эмиттером и коллектором насыщенного транзистора  $ТТ1$ ;  $I_{обр.д1}$  — обратный ток диода  $Д1$ ;  $I_{ут}$  — ток утечки  $ТТ1$ . В силу малости этих величин справедливо равенство  $U_{пр} \approx E$ .

Напряжение на конденсаторе  $C_2$ , понизившееся до  $U_{C2(в)}$  — напряжения выключения  $ТТ1$ , начнет возрастать за счет заряда конденсатора через резистор  $R_3$  и достигнет значения  $U_{э. макс}$  — напряжения включения  $ОПТ1$  за интервал времени

$$\tau = t_{зап} + R_3 C_2 \ln \frac{1 - U_{C2(в)}/E}{1 - U_{э. макс}/E},$$

где  $t_{зап}$  — длительность импульса запуска. В момент включения  $ОПТ1$  одновременно выдается задержанный импульс, включается  $ТТ1$  и схема приходит в исходное состояние. Напряжение включения ОПТ можно принять равным  $U_{э. макс} = \eta E$ .

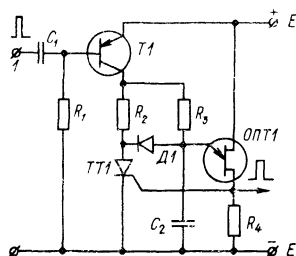


Рис. 4-12. Схема цепи запуска ТТ с регулируемой задержкой импульсов

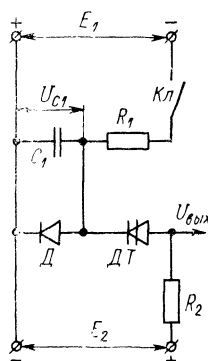


Рис. 4-13. Пороговая схема на ДТ с задержкой импульсов

Учитывая, что  $t_{зап} \ll R_3 C_2$  и  $U_{C2(в)} \ll E$ , получим приближенное выражение  $\tau = R_3 C_2 \ln [1/(1 - \eta)]$ . Регулировать время задержки можно изменением сопротивления  $R_3$  в широких пределах, которые определяются выражением  $N = \tau_{макс}/\tau_{мин} \approx (1 - \eta) I_{пр. макс}/I_{э. вкл}$ , где  $I_{э. вкл}$  — ток включения ОПТ1,  $I_{пр. макс}$  — ток ТТ1.

На рис. 4-13 изображена простая пороговая схема для получения большого времени задержки.

Времязадающая цепь  $R_1 C_1$  через  $К1$  подключена к источнику напряжения  $E_1$ . Изменяющееся по экспоненте напряжение  $U_{C1}$  подается на катод тиристора, а его анод через резистор  $R_2$  присоединен к плюсу источника напряжения  $E_2$ . Если принять во внимание, что напряжение включения ДТ равно  $U_{вкл}$  и установить пороговое напряжение  $U_{пор} = U_{C1}(t) = \delta E_1$ , где  $\delta < 1$ , а анодное напряжение  $E_2$  выбрать равным  $E_2 = U_{вкл} - U_{пор}$ , то легко обеспечить условия включения ДТ через интервал времени  $t_3$  после замыкания цепи переключателем  $К1$ .

Резистор  $R_2$  определяет анодный ток ДТ. При отношении

$E_2/R_2 < I_{\text{удерж}}$  получим неустойчивый (автоколебательный) режим переключения схемы. При отношении  $E_2/R_2 > I_{\text{удерж}}$  получим устойчивый режим переключения схемы.

Сопротивление  $R_1$  может быть взято таким, чтобы обеспечить требуемую постоянную времени  $R_1 C_1$  при минимальной емкости  $C_1$ .

#### 4-5. Фазовое управление тиристорами

В отличие от импульсных, схемы фазового управления тиристорами позволяют регулировать фазу включения ТТ или СТ в пределах каждого полупериода ( $0,5 T_c$ ) на угол  $\theta$  между началом полупериода и импульсом запуска. Угол включения тиристора определяется соотношением

$$\theta = 180^\circ T / (0,5 T_c) = 360^\circ T / T_c, \quad (4-4)$$

где  $T_c$  — период переменного тока сети;  $T$  — текущее время.

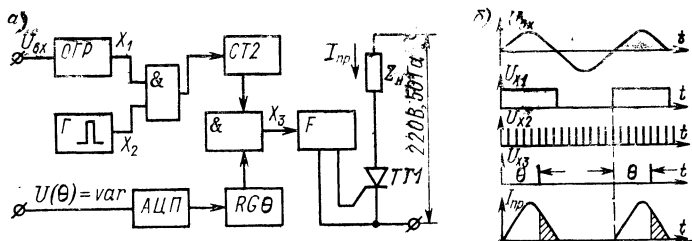


Рис. 4-14. Цифровая схема фазового управления тиристором

Угол включения определяется типом и назначением выбранной схемы. Для регулирования угла включения можно использовать схемы задержки импульсов (см. § 4-4). Например, подавая на вход схемы рис. 4-10, а импульсы, соответствующие моментам перехода переменного напряжения через нулевое значение, в качестве синхронизирующих и регулируя сопротивление  $R_1$ , получим управляющие импульсы, сдвинутые на время  $t$ , определяемое уравнением (4-3). Подставляя полученное значение  $t$  в (4-4), получим угол регулирования в градусах. Аналогичным образом можно использовать схему на рис. 4-11.

Рассмотрим цифровую схему фазового управления ТТ (рис. 4-14). Принцип ее действия иллюстрируется временными диаграммами. Ограничитель вырабатывает из переменного напряжения  $U_{\text{вх}}$  прямоугольные импульсы напряжения  $U_{X1}$  длительностью  $0,5 T_c$ . Одновременно с напряжением  $U_{X1}$  на схему «И» поступают тактовые импульсы  $U_{X2}$ , которые проходят на вход счетчика СТ2. Когда коды регистра  $RG\theta$  и счетчика СТ2 совпадут, формирователь  $F$  запустит ТТ1 в соответствии с установленным углом включения  $\theta$ . Точность регулирования будет зависеть от  $f_T$  — частоты тактовых импульсов.

Проектирование цифровой схемы фазового управления заключается в выборе  $f_T$  — частоты генератора, обеспечении его синхронизации с частотой сети, выборе длины счетчика такой, чтобы за время счета  $0,5 T_c$  наступало переполнение и в расчете формирователя импульсов для запуска ТТ1 в схеме регулирования.

## ГЛАВА ПЯТАЯ

### ДВОИЧНЫЕ ЭЛЕМЕНТЫ

#### 5-1. Триггеры на лямбда-диодах и тиристорах

Главными активными элементами цифровых схем являются триггеры, используемые в качестве двоичных элементов памяти, каждый из которых может хранить один бит информации. Как известно, основой построения любой двоичной ячейки или триггера является инвертор, представляющий собой электрическую цепь, состоящую из источника питания, сопротивления нагрузки и активного элемента. Рассмотрим триггерные схемы, где в качестве активных элементов используются лямбда-диоды и тиристоры.

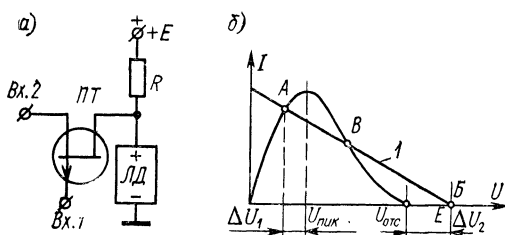


Рис. 5-1. Триггер на ЛД

Простейший триггер на лямбда-диоде содержит ЛД, балластный резистор  $R$  и ключ на полевом транзисторе ПТ (рис. 5-1, а). При заданном напряжении питания сопротивление резистора  $R$  выбирается таким, чтобы нагрузочная прямая 1 пересекла обе ветви ВАХ используемого лямбда-диода. Триггер имеет два состояния устойчивого равновесия — в точках  $A$  и  $B$  и одно состояние неустойчивого равновесия — в точке  $B$  (рис. 5-1, б). Запись или считывание информации происходит через ключ по входу  $V_{х.2}$ , разрешение записи-считывания информации — по входу  $V_{х.1}$ . Ключ разомкнут в процессе хранения информации и замкнут только при записи или считывании.

Для определенности предположим, что в исходном состоянии рабочая точка находится в положении  $A$ , что соответствует логическому нулю на выходе. По цепи  $R$ —ЛД течет ток, и от источника питания потребляется небольшая мощность. Ключ заперт положительным потенциалом на  $V_{х.1}$ . Триггер находится в режиме хранения.

На вход  $V_{х.2}$  подано от внешнего источника напряжение логической единицы. При подаче на  $V_{х.1}$  нуля ключ откроется, и потенциал входа  $V_{х.2}$  передается на анод лямбда-диода. Рабочая точка переместится по ВАХ диода на участок с отрицательным дифференциальным сопротивлением (при условии, что  $U_{вх2} > \Delta U_1$ ) и, после окончания разрешающего импульса, когда ключ закроется, рабочая точка устремится к состоянию неустойчивого равновесия — точке  $B$

и в конце концов окажется во втором состоянии устойчивого равновесия — в точке *Б*. Триггер опрокинулся, в нем записалась единица. Лямбда-диод перешел в состояние отсечки, на нем падает все напряжение источника питания, ток от источника не потребляется. В таком режиме триггер может находиться как угодно долго, пока в него аналогичным образом не будет записан нуль или не будет отключено питание.

Описанный простейший триггер может использоваться только как элемент памяти, причем в составе интегральных микросхем ЗУ. Он характеризуется средним быстродействием (время переключения, по самым оптимистическим прогнозам, составит десятки наносекунд) и высокой помехоустойчивостью. Амплитуда помехи по цепи питания или по цепи вход-выход может приближаться к  $\Delta U_1$  или  $\Delta U_2$ , а они могут быть сделаны равными единицам вольт. В режиме хранения «1» триггер принципиально не потребляет мощности, а в режиме хранения «0» потребляемая мощность невелика. При включении питания триггер всегда устанавливается в нулевое положение. Рассмотренный триггер предельно прост, но имеет ту особенность, что вход и выход у него объединены, а это не всегда удобно.

Существуют и другие варианты триггеров на лямбда-приборах, имеющих отличные от описанных характеристики.

При использовании тиристоров (ДТ или ТТ) в простейшем случае плечо триггера представляет собой электрическую цепь, состоящую из сопротивления нагрузки  $R_n$ , тиристора и источника питания  $E$ . Режим работы такого устройства определяется положением линии нагрузки на плоскости ВАХ тиристора. В триггерном режиме работы, при котором выходная ВАХ трехкратно пересекается линией нагрузки, должны выполняться следующие соотношения:

$$E < U_{\text{вкл}} \text{ (или } U_{\text{пр. макс}}),$$

$$(E - U_{\text{ост}}) : R_n = I_n > I_{\text{удерж.}} \quad (5-1)$$

Тиристоры, при соблюдении условий (5-1), обладают способностью сохранять два устойчивых состояния, а, следовательно, позволяют выполнить на базе одного прибора ДТ или ТТ двоичный элемент—триггер. Примеры выполнения таких простейших триггеров известны и рассмотрены в [2].

Схема триггера со счетным входом (рис. 5-2, а) выполнена на двух ДТ и запускается импульсами отрицательной полярности. После включения напряжения питания  $E$  оба плеча ДТ1 и ДТ2 триггера находятся в выключенном состоянии, а конденсатор  $C_1$  разряжен. Перед началом работы такой триггер необходимо установить в исходное положение, в котором, например, правое плечо ДТ2 должно проводить (состояние «0»), а левое — не проводить. С этой целью подается специальный импульс для включения ДТ2. При этом с левого плеча триггера ДТ1 необходимо снять напряжение питания, так как в момент включения правого плеча ДТ2 на счетном входе  $C_{\text{ч.вх}}$  триггера появляется помеха, которая может вызвать одновременно включение левого плеча ДТ1. Если учесть, что конденсатор «памяти»  $C_1$  еще не успел зарядиться, то одновременное включение обоих плеч нарушит работоспособность схемы. То же может произойти в результате самопроизвольного включения ДТ под действием импульсных помех по цепи питания. Снятие питания с левого плеча

(или во всех левых плечах триггеров двоичного счетчика) лучше всего осуществлять с помощью контакта реле после включения  $ДТ2$ .

Вывод конденсатора  $C_1$ , подключенный к  $ДТ1$  заряжается положительно, а противоположный отрицательно. Отрицательный запускающий импульс  $U_y$  длительностью  $t_y$  проходит через  $C_2$  и  $Д1$ , смещая в обратном направлении диод  $Д3$  и увеличивая напряжение на  $ДТ1$  выше напряжения включения. После включения  $ДТ1$  конденсатор  $C_1$ , разряжаясь, выключает  $ДТ2$ , а затем меняет полярность заряда для последующего выключения  $ДТ1$ .

Чтобы уменьшить отрицательные выбросы на анодах  $ДТ1$  и  $ДТ2$  при переключении, вызванные напряжением конденсатора  $C_1$ , последовательно с  $C_1$  включают ограничивающий резистор  $R_{огр}$ .

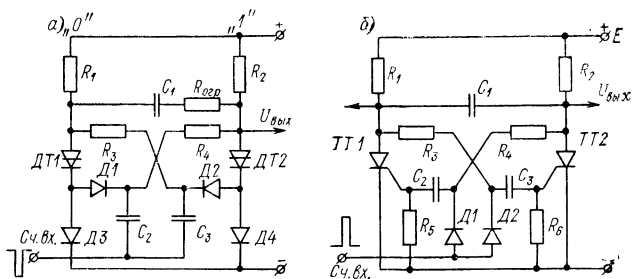


Рис. 5-2. Симметричный триггер со счетным входом: а — на ДТ; б — на ТТ

Частотный предел триггеров на тиристорах зависит от длительности переходных процессов, которые в основном определяются постоянными времени перезарядки конденсаторов и временем переключения тиристора. К преимуществам триггера с двумя ДТ надо отнести возможность выбора напряжения питания  $E$  и нечувствительность работоспособности устройства к разбросу параметров элементов, значений напряжения включения тиристоров и к изменениям температуры среды.

На рис. 5-2, б дана схема триггера на двух ТТ. Здесь входные сигналы поступают на УЭ. Это позволяет, по-первых, избавиться от опорных диодов  $Д3$ ,  $Д4$  (рис. 5-2, а), во-вторых, производить межкаскадное соединение (например, в счетчиках) с помощью  $RC$ -элементов вместо импульсных трансформаторов.

## 5-2. Методика расчета триггеров на диодных и триодных тиристорах

Методика расчета триггера на ДТ или ТТ аналогична. Исключением является выбор параметров входных (управляющих) импульсов для схем на ТТ. Расчет ведется применительно к схеме триггера на ДТ (рис. 5-2, а), необходимые исключения для расчета триггера на ТТ (рис. 5-2, б) оговариваются в ходе изложения. При расчете предполагаем, что рабочие параметры ДТ и ТТ не превышают предельно допустимых значений. Более того, такие параметры, как

$I_{\text{пр}}$ ,  $U_{\text{обр}}$ ,  $P_{\text{ср. доп}}$ ,  $U_{\text{пр}}$ , рекомендуется выбирать с запасом, например, 0,6—0,7 максимального значения.

Исходным моментом при расчете схемы триггера является выбор значений прямого тока  $I_{\text{пр}}$  открытого тиристора, напряжения питания  $E$  и выходного напряжения  $U_{\text{вых}}$ , требуемого для управления другими устройствами. Согласно значениям  $E$  и  $I_{\text{пр}}$ , выбирается тип тиристора. Расчет предлагается вести в такой последовательности.

1. Значение напряжения питания выбирается из условий

$$E \leq U_{\text{пр. макс}} \text{ или } E \leq 0,5U_{\text{вкл}} \quad (5-2)$$

и

$$U_{\text{вых}} = E - U_{\text{ост}}, \quad (5-3)$$

где  $U_{\text{ост}}$  — падение напряжения на включенном тиристоре.

Здесь и далее при расчете триггера на ДТ следует понимать под  $U_{\text{ост}}$  сумму падений напряжений на тиристоре  $U_{\text{ост. ДТ}}$  и диоде  $U_{\text{ост. Д}}$ , а в схеме с ТТ только падение напряжения на тиристоре  $U_{\text{ост. ТТ}}$ .

2. Ток тиристора  $I_{\text{пр}}$  выбирают исходя из условий требуемой выходной мощности, характера нагрузки, необходимой предельной частоты переключения триггера  $f_{\text{макс}}$ , допустимой средней мощности рассеяния на тиристоре  $P_{\text{ср. доп}}$  и т. д. Значение прямого тока должно удовлетворять следующему неравенству:

$$I_{\text{удерж.}} < I_{\text{пр}} < I_{\text{пр. макс.}} \quad (5-4)$$

Если учесть частоту повторения  $f_{\text{макс}}$ , время, в течение которого включен прибор  $t_i$ , время включения прибора  $t_{\text{вкл}}$  и то, что средняя мощность рассеяния на тиристоре не должна превышать предельно допустимую мощность рассеяния  $P_{\text{ср}} < 0,7P_{\text{ср. доп}}$ , тогда верхний предел тока определяется из выражения [2].

$$I_{\text{удерж.}} < I_{\text{пр}} \leq \frac{1,6P_{\text{ср. доп}}}{f_{\text{макс}}(U_{\text{вкл}}t_{\text{вкл}} + U_{\text{ост}}t_i)} < I_{\text{пр. макс.}} \quad (5-5)$$

где  $U_{\text{вкл}}$  — напряжение включения данного тиристора по аноду (для ДТ  $U_{\text{вкл}}$  или  $U_{\text{пер}}$ , для ТТ  $U_{\text{вкл}} = U_{\text{пр}}$ ).

3. Анодная нагрузка тиристора  $R_a = R_1 = R_2$  (без учета внешней нагрузки) может быть определена из выражения

$$R_a = (E - U_{\text{ост}})/I_{\text{пр.}} \quad (5-6)$$

Ограничения, накладываемые на прямой ток  $I_{\text{пр}}$  формулами (5-4) и (5-5), определяют и допустимые значения сопротивления  $R_a$ . Если учесть относительные разбросы  $\delta_R$  и  $\delta_E$  резисторов  $R_a$  и напряжения источника питания  $E$  от влияния различных факторов, включая температуру среды, то выражение (5-6) примет вид:

$$(1 + \delta_R) R_a = [(1 - \delta_E) E - U_{\text{ост}}]/I_{\text{пр.}} \quad (5-7)$$

Формула (5-7) отражает наихудшее сочетание значений  $\delta_R$  и  $\delta_E$ .

При подключении нагрузки  $R_n$  параллельно  $R_a$  сопротивление в анодной цепи уменьшается и его действительное значение  $R'_a$  с учетом относительного разброса  $\delta_R$  определяется выражением  $R'_a = (1 + \delta_R) R_a \parallel (1 + \delta_R) R_n$ . Это соотношение необходимо учитывать при выборе  $I_{\text{пр}}$  и рассеиваемой мощности на ДТ.

4. Выходное напряжение  $U_{\text{вых}}$  определяется с учетом напряжения на аноде  $U_a$  закрытого тиристора через ток утечки  $I_{\text{ут}}$ , значение которого зависит от температуры. Напряжение на аноде

$$U_a = E - I_{\text{ут}} R_a. \quad (5-8)$$

Выражение (5-3) с учетом (5-8) запишется так:

$$U_{\text{вых}} = E - U_{\text{ост}} - I_{\text{ут}} R_a. \quad (5-9)$$

При подключении нагрузки  $R_n$  параллельно ДТ уменьшается выходное напряжение триггера. Формула для определения  $U_{\text{вых}}$  примет вид

$$U_{\text{вых}} = ER_n / (R_a + R_n) - U_{\text{ост}}. \quad (5-10)$$

При таком подключении нагрузка слабее влияет на динамические свойства триггера.

5. Емкость коммутирующего конденсатора  $C_1$  определяется с учетом динамического режима работы триггера. Конденсатор  $C_1$  заряжается до напряжения  $U_{C1} = U_a$  с постоянной времени заряда  $\tau_z = C_1 (R_a + r_{\text{нас}})$  и разряжается с постоянной времени разряда  $\tau_p = C_1 2R_a \parallel (r_{\text{нас}1} + r_{\text{нас}2})$ . Здесь  $r_{\text{нас}1}$  и  $r_{\text{нас}2}$  сопротивления насыщенных тиристоров ДТ1 и ДТ2 соответственно.

За время  $T_0$  разряда конденсатора  $C_1$  до напряжения, близкого к нулю, тиристор ДТ2 должен выключиться, после чего конденсатор перезаряжается.

Приблизленно емкость конденсатора  $C_1$  может быть определена [2] из выражения:

$$C_1 = T_0 : [(R_a + r_{\text{нас}}) \ln 2E / (E - I_{\text{ут}} R_a)]. \quad (5-11)$$

Полагая  $T_0 = t_{\text{выкл}}$ ,  $E \gg I_{\text{ут}} R_a$ ,  $r_{\text{нас}} = U_{\text{ост}} / I_{\text{пр}}$ , получим более простую формулу для расчета конденсатора:

$$C_1 = t_{\text{выкл}} I_{\text{пр}} / (0,69E). \quad (5-12)$$

6. Проходная емкость  $C_2$  (или  $C_3$ ) определяется из условий, что  $C_2 \ll C_1$ , постоянная заряда конденсатора  $C_2$  равна  $\tau_{C2} = (1+2) t_{\text{п. ф. имп}} \approx C_2 R_a / 2$  — по формуле

$$C_2 = 3t_{\text{п. ф. имп}} / R_a, \quad (5-13)$$

где  $t_{\text{п. ф. имп}}$  — длительность переднего фронта переключающего импульса.

7. Выбор диода ДТ1 (или ДТ2) зависит от импульсного тока  $I_{\text{имп}}$ , протекающего в момент включения плеча триггера (время его прохождения определяется постоянной времени  $\tau_{C2}$ ), и среднего тока  $I_{\text{ср}}$ . Их значения определяются по формулам:

$$I_{\text{имп}} = I_{\text{имп. макс}} \exp \left( - \frac{t}{\tau_{C2}} \right) = \frac{2U_{\text{имп}}}{R_a} \exp \left( - \frac{t}{\tau_{C2}} \right),$$

$$I_{\text{ср}} = \frac{f_{\text{макс}}}{2} \int_0^t I_{\text{имп}} dt. \quad (5-14)$$

Полагая  $t = t_{\text{имп}}$ , после подстановки получаем выражение

$$I_{\text{ср}} = (U_{\text{имп}} f_{\text{макс}} t_{\text{имп}} / R_a) \exp [ - 2t_{\text{имп}} / (C_2 R_a) ]. \quad (5-15)$$

Здесь  $t_{\text{имп}}$  — длительность входного импульса;  $U_{\text{имп}} > U_{\text{вкл}}$  — амплитуда входного (пускового) импульса.

Для схемы триггера на ТТ необходимо внести изменения в определение  $\tau_{C_2}$  и  $I_{\text{имп}}$ , учитывая входной сигнал на УЭ. При выборе диода Д1 (или Д2) необходимо, чтобы его обратное напряжение с учетом коэффициента запаса  $K_{\text{зап}}$  (обычно принимают  $K_{\text{зап}} = 0,6 \div 0,7$ ) удовлетворяло неравенству

$$K_{\text{зап}} U_{\text{обр. макс}} > E. \quad (5-16)$$

8. Выбор параметров диода Д3 (или Д4), соединенных последовательно с ДТ1 (или ДТ2), должен осуществляться в соответствии с неравенствами

$$K_{\text{зап}} I_{\text{ср. макс}} > I_{\text{пр}}; \quad K_{\text{зап}} U_{\text{обр. макс}} > U_{\text{имп}}, \quad (5-17)$$

где  $I_{\text{ср. макс}}$  — допустимый статический ток диода.

9. Резисторы  $R_3$  и  $R_4$ , используемые в схеме для запираания диодов Д1 и Д2 потенциалами анодов ДТ, которые к тому же образуют дифференцирующий контур с конденсаторами  $C_2$  и  $C_3$ , а при открывании диодов Д1 и Д2 способны уменьшать анодное напряжение невключенного ДТ, — выбираются из условий: постоянная времени  $\tau'_{C_2} = C_2 R_4$  должна быть на порядок больше длительности счетных импульсов  $t_{\text{имп}}$  и  $R_4 \gg R_a$ . Резистор  $R_4 = R_3$  определяется по формуле

$$R_4 = 10 t_{\text{имп}} / C_2 \gg R_a. \quad (5-18)$$

10. Выбор параметров входных импульсов для схем триггеров на ДТ осуществляется из условий:

$$U_{\text{имп}} \geq U_{\text{пуск}} \text{ (обычно } U_{\text{пуск}} = 4U_{\text{пред. доп}});$$

$$t_{\text{имп}} \geq t_{\text{имп. доп}}; \quad U_{\text{пом. имп}} \leq 0,1 U_{\text{пуск}},$$

где  $U_{\text{пуск}}$  — пусковое напряжение, при котором гарантируется устойчивое включение ДТ;  $U_{\text{пред. доп}}$  — предельно допустимое постоянное прямое напряжение, при котором ДТ не включается;  $U_{\text{пом. имп}}$  — амплитуда импульсной помехи.

В схемах триггеров на ТТ входные импульсы определяются входными параметрами используемых ТТ, т. е.  $U_{\text{имп}} = U_{\text{спр. имп}}; \tau_{\text{имп}} \geq \tau_{\text{имп. доп}}, I_{\text{имп}} = I_{\text{спр. имп}}$ .

### 5-3. Триггеры на запираемых тиристорах

Используя в качестве активного элемента запираемый тиристор (ЗТ), легко получить инвертор, позволяющий строить различные варианты двоичных элементов. Примеры выполнения двоичных ячеек на одном ЗТ показаны на рис. 4-4, 4-5, 4-6. Все приведенные схемы, кроме последней, управляются по отдельным входам. Используя, например, трансформаторную положительную обратную связь, можно получить триггер со счетным входом на одном ЗТ [2]. Триггеры на одном ЗТ применяют в кольцевых счетчиках, преимущество которых является отсутствие специального мощного источника импульсов. Однако триггеры на одном тиристоре уступают симметричному триггеру по логическим возможностям и количеству выходов.

Рассмотрим подробно принципиальную схему симметричного триггера на ЗТ со счетным входом (рис. 5-3) [2]. Принцип работы триггера коротко сводится к следующему. Допустим, что ЗТ1 закрыт, а ЗТ2 открыт и проводит ток. Тогда конденсатор  $C_1$  зарядится через сопротивления нагрузки  $R_H$  и  $R_4$  до напряжения, равного примерно  $E$ . При этом постоянная времени заряда конденсатора  $\tau_3 = C_1 (R_H + R_4)$ . При подаче очередного управляющего импульса на счетный вход триггер переключится.

Включение ЗТ1 осуществится по цепи через резистор  $R_2$  и диод Д2. После включения ЗТ1 через него потечет ток нагрузки, равный  $E/R_H$  и ток разряда конденсатора  $C_1$ , равный

$$i_{C1} = U_{C1}/R_{\text{экв}} \approx (E/R_{\text{экв}}) \exp [-t/(R_{\text{экв}} C_1)],$$

где  $U_{C1}$  — напряжение заряда конденсатора;  $R_{\text{экв}}$  — эквивалентное сопротивление цепи разряда.

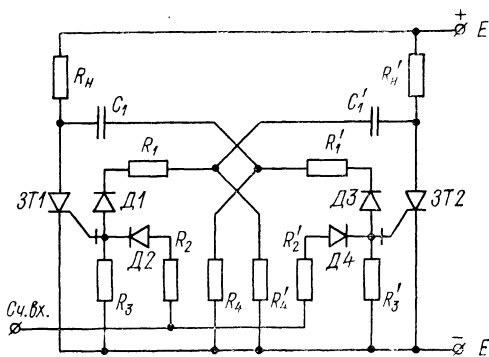


Рис. 5-3. Симметричный триггер на ЗТ со счетным входом

Для определения эквивалентного сопротивления можно использовать результаты работы [2] и записать очевидные соотношения:

$$R_{\text{вх}} = R_3 \parallel r_{\text{вх. т}}, \quad (5-19)$$

$$R_{\text{экв}} = R_4 (R_1 + R_{\text{вх}}) : (R_{\text{вх}} + R_1 + R_4). \quad (5-20)$$

Ток разряда конденсатора  $C_1$ , протекая через открытый прибор ЗТ1, делится на две ветви: первая проходит через сопротивление  $R_4$ ; вторая — через входную цепь прибора ЗТ2, диод Д3 и сопротивление  $R_1$ . Ток разряда конденсатора  $C_1$ , протекая по сопротивлению  $R_3$  и управляющей цепи ЗТ2 ( $r_{\text{вх. т}}$ ), равный току запирания  $I_3$ , выключит ЗТ2. Вслед за выключением ЗТ2 начнется заряд емкости  $C_1$  по цепи: источник питания  $+E$ , сопротивление нагрузки  $R_H$ , резистор  $R_1$ , источник питания  $-E$ . К приходу следующего тактового импульса запас энергии в конденсаторе  $C_1$  должен быть достаточным для выключения ЗТ1. Во время заряда конденсатора  $C_1$  диод Д1 защищает цепь управления ЗТ1 от прохождения на УЭ положительного импульса напряжения.

При некотором значении тока в управляющей цепи ЗТ концентрация неосновных носителей у центрального  $p$ — $n$ -перехода может достичь нуля, переход при этом перейдет в ненасыщенное, обратно-смещенное состояние, и ЗТ закроется.

Однако известно, что коэффициент запираания нелинейно зависит от тока в анодной цепи, уменьшаясь с ростом  $I_a$ , а также зависит от амплитуды и длительности запирающего импульса. Учитывая факторы, влияющие на эффективность запираания, реальный режим работы триггера и параметры ЗТ, можно рассчитать необходимые значения  $C$  и  $R$ , обеспечивающие устойчивую работу триггера.

## 5-4. Методика расчета триггера на запираемом тиристоре

Методика расчета триггера на ЗТ излагается применительно к схеме, приведенной на рис. 5-3. Расчет ведется в предположении, что параметры ЗТ:  $I_{пр}$ ,  $U_{пр}$ ,  $U_{з. макс}$ ,  $I_{з. макс}$  и другие не превышают предельно допустимых значений или выбраны равными 0,6—0,7 максимального значения.

Расчет схемы триггера начинается с определения исходных значений прямого тока  $I_{пр}$  открытого тиристора, напряжения питания  $E$  и выходного напряжения  $U_{вых}$ , а также  $I_{спр. макс}$ ,  $I_{з. макс}$  или соответствующих им напряжений, необходимых для включения и выключения ЗТ. Примерный порядок расчета предлагается вести в такой последовательности.

1. Значение напряжения питания определяется по формулам (5-2) и (5-3) с учетом параметров избранного типа ЗТ.

2. Ток  $I_{пр}$  определяется исходя из условий требуемой выходной мощности, характера нагрузки, необходимой предельной частоты переключения триггера, допустимой средней мощности рассеяния на ЗТ по формуле (5-5).

3. Анодная нагрузка  $R_a = R_n$  определяется по формуле (5-6), а с учетом относительного разброса  $\delta_R$  и  $\delta_E$  по формуле (5-7).

4. Амплитуда выходного напряжения  $U_{вых}$  определяется по значению напряжения на аноде закрытого ЗТ, учитывающего ток утечки по формуле (5-9). При подключении нагрузки  $R_n$  параллельно ЗТ значение  $U_{вых}$  определяется по формуле (5-10).

5. Емкость коммутирующего конденсатора  $C_1' = C_1$  может быть определена при условии, если известны длительность запирающего импульса  $t_3$  и значения токов запираания в начале импульса ( $I_{з. макс} = I_{з. макс. доп}$ ) и в конце ( $I_{з. мин} = I_{з. мин. доп}$ ) с учетом формулы (5-20)

$$C_1 = t_3 : R_{экв} \ln (I_{з. макс} / I_{з. мин}). \quad (5-21)$$

6. Значение сопротивления  $R_4$  связано с постоянной времени  $\tau_{C1}$  заряда конденсатора  $C_1$  соотношением:  $\tau_{C1} = C_1 (R_a + R_4)$ . Максимальная частота триггера  $f_{макс}$ , время выключения ЗТ —  $t_{выкл}$  и постоянная времени заряда конденсатора связаны отношением:

$$f_{макс} \approx 1 / (t_{выкл} + 2,2\tau_{C1}),$$

тогда значение  $R_4$  можно определить по формуле:

$$R_4 = \frac{1}{\frac{f_{\max}}{2,2C_1} - t_{\text{выкл}}} - R_a. \quad (5-22)$$

7. Ограничивающее сопротивление  $R_1 = R'_1$  определим при начальных условиях  $t = 0$  и  $E - R_1 i_2 = U_{з, \max}$ . Тогда

$$R_1 = R_{\text{вх}} (E/U_{з, \max} - 1). \quad (5-23)$$

8. Выбор диодов Д1 и Д3 зависит от импульсного  $i_2$  и среднего тока, значение которого определяется по формуле:

$$I_{\text{ср}} = \frac{f_{\max}}{2} \int_0^{t_3} i_2(t) dt.$$

Полагая  $t = t_3$ , после подстановки получаем выражение

$$I_{\text{ср}} = \frac{f_{\max} E t_3}{2(R_1 + R_{\text{вх}})} \exp\left(-\frac{t_3}{R_{\text{экв}} C_2}\right). \quad (5-24)$$

9. При выборе диода Д2 необходимо, чтобы значение его обратного напряжения удовлетворяло условию  $K_{\text{зап}} U_{\text{обр. макс}} > U_{з, \max}$ , а рабочий ток диода выбирался из условия  $I_p > I_{\text{ср. имп. макс}}$ .

10. Выбор параметров входных сигналов, включая длительность импульсов, зависит от типа используемого ЗТ.

## Б-5. Триггеры на однопереходных транзисторах

Известны различные триггерные схемы, использующие только один ОПТ. Большинство из них обладает высокой чувствительностью переключения. Такие схемы очень удобно использовать как элемент памяти или двоичный элемент в простых счетчиках, где не требуются высокие скорости счета.

Основная схема с двумя устойчивыми состояниями приведена на рис. 5-4, а. Для обеспечения триггерного режима необходимо,

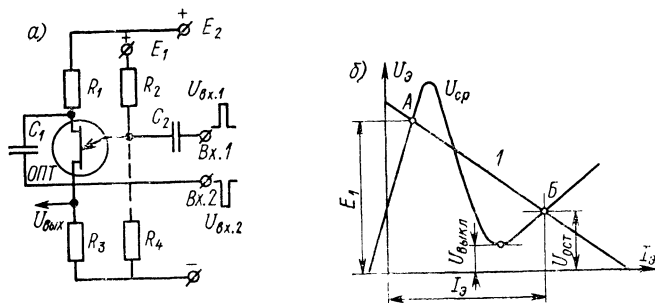


Рис. 5-4. Триггер на ОПТ: а — принципиальная схема; б — прохождение линии нагрузки

чтобы линия нагрузки 1 (рис. 5-4, б) пересекла все три участка ВАХ. Напряжение питания эмиттера  $E_1$  должно удовлетворять условию  $E_1 < U_{ср}$  при заданном напряжении  $E_2$  (рис. 5-4, б). При этом линия нагрузки, соответствующая выбранным значениям  $E_1$  и  $(R_2 + R_3 + r_{нас. Б1})$  должна пересекать ВАХ в точке Б, где  $U_{ост} > U_{выкл}$  или  $I_э > I_{выкл}$ . Только при этом схема будет обладать двумя устойчивыми состояниями, соответствующими точками А и Б. Точка А характеризуется относительно малым током, точка Б — большим током через сопротивление нагрузки  $R_3$ .

Для включения и выключения схема триггера (рис. 5-4, а) может управляться по отдельным входам разнополярными импульсами ( $Bx.1$  и  $Bx.2$ ) или по одному входу импульсами одной полярности. Например, при включении на  $Bx.1$  подают импульс положительной полярности

$$U_{вх1}^{(+)} > U_{ср} - E_1,$$

$$U_{ср} = U_{э, макс} = \frac{\eta R_{ББ} + R_3}{R_1 + R_3 + R_{ББ}} E_2 = \eta' E_2, \quad (5-25)$$

где  $R_{ББ} = R_{Б1Б2}$ .

При выключении на  $Bx.1$  подают импульс отрицательной полярности

$$U_{вх1}^{(-)} > U_{ост} - U_{выкл}. \quad (5-26)$$

При включении по  $Bx.2$  должен быть подан сигнал отрицательной полярности

$$U_{вх2}^{(-)} > \eta' (U_{ср} - E_1). \quad (5-27)$$

Заметим, что при записании триггера импульсы должны поступать от источника с малым внутренним сопротивлением, так как при открытом состоянии ОПТ сопротивление его эмиттера весьма мало.

Чтобы использовать для питания триггера один источник напряжения, например  $E_2$ , необходимо подать напряжение на эмиттер с делителя на резисторах  $R_2$  и  $R_4$ , как это показано штриховой линией на рис. 5-4, а. Пример симметричного триггера со счетным входом приведен на рис. 5-5. Каждое плечо триггера выполнено по схеме рис. 5-4, а, имеет два устойчивых состояния и запускается отрицательными импульсами. После включения напряжений питания  $E_1$  и  $E_2$  оба плеча выключены. Для устойчивой работы должны быть выполнены следующие условия:  $E_1 < E_2$  и  $E_1 < U_{ср} = \eta' E_2$ .

Если оба плеча выключены, то конденсатор  $C_2$  не заряжен. Перед началом работы такой триггер необходимо установить в исходное положение, в котором, например, правое плечо (ОПТ2) должно проводить (состояние «1»), а левое — не проводить (состояние «0»). После установки триггера в исходное состояние конденсатор  $C_2$  заряжается до напряжения  $U_{C2}$ , предельное значение которого может быть определено при условии, что сопротивления насыщения

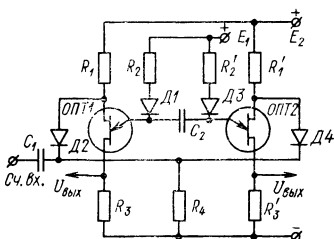


Рис. 5-5. Симметричный триггер (статический) на ОПТ с RC-связями

включенных диода  $D3$  ( $D1$ ) —  $r_{\text{нас.} D1}$  и  $ОПТ2$  —  $r_{\text{нас.} B1}$  приняты равными нулю. Тогда максимальное значение этого напряжения может быть определено по формуле

$$\begin{aligned} |U_{C2}|_{\text{макс}} &\leq \frac{R_2 R_{B1} E_1}{(R_2 + R_3)(R_2 + R_3 + R_{B1})} = \\ &= \frac{\eta R_2 R_{BB} E_1}{(R_2 + R_3)(R_2 + R_3 + \eta R_{BB})}. \end{aligned} \quad (5-28)$$

Постоянная времени заряда конденсатора  $C_2$  (при тех же условиях)

$$\tau_3 C_2 \approx (R_2 + R_3) C_2.$$

Отрицательный запускающий импульс проходит через конденсатор  $C_1$  и диод  $D2$  на базу  $B2$  ( $ОПТ1$ ) левого плеча, уменьшая межбазовое напряжение до значения включения ОПТ. После включения левого плеча конденсатор  $C_2$  разряжается, способствуя быстрому насыщению левого ( $ОПТ1$ ) и выключению правого ( $ОПТ2$ ), так как к эмиттеру правого ОПТ прикладывается отрицательное напряжение  $U_{C2}$ . После выключения  $ОПТ2$  заряд конденсатора  $C_2$  меняет полярность, обеспечивая готовность схемы для следующего цикла переключения ОПТ.

Для того чтобы полнее использовать энергию конденсатора  $C_2$  на переключение ОПТ, источник положительного напряжения  $E_1$  присоединен к каждому эмиттеру по цепи:  $R_2$  —  $D1$ ;  $R_2$  —  $D3$ .

Постоянная времени разряда конденсатора  $C_2$  определяется выражением

$$\tau_p C_2 = 2(R_3 + r_{\text{нас.} B1}) C_2,$$

при  $r_{\text{нас.} B1} = 0$  получаем простое выражение:  $\tau_p C_2 \approx 2R_3 C_2$ .

За время  $T_0$  разряда конденсатора  $C_2$  до напряжения, близкого к нулю,  $ОПТ1$  должен выключиться, после чего конденсатор начнет перезаряжаться. Полагая  $T_0 = t_{\text{выкл}} \approx 2,2\tau_p C_2$ , емкость конденсатора  $C_2$ , необходимую для надежного переключения триггера, можно определить из соотношения

$$t_{\text{выкл}}/2,2 \approx 2R_3 C_2 \text{ или } C_2 \approx t_{\text{выкл}}/(4,4R_3). \quad (5-29)$$

Анализируемый симметричный триггер, состоящий из двух бистабильных ячеек, при данном топологическом включении коммутирующего конденсатора  $C_2$ , обеспечивает неограниченное время хранения записанной информации, неизменное время переключения и парафазный выход. Полярность заряда межэмиттерной емкости связана с кодовым состоянием триггера. Заряд емкости осуществляется от источника питания  $E_1$  по одной из цепей, состоящих из резистора и диода, присоединенных к эмиттерам ОПТ. Напряжение на конденсаторе  $C_2$  стабильно. Межэмиттерная емкость не имеет прямых связей со счетным входом триггера. Все в целом выгодно отличает данный триггер от других аналогичных устройств [14].

Двоичные элементы по способу запоминания информации могут быть разделены на статические и динамические (импульсные). В качестве последнего рассмотрим пример такого триггера со счетным входом, схема которого приведена на рис. 5-7. Каждое плечо или ячейка такого триггера на ряду с  $R$  и  $C$ -элементами содержит

запоминающий трансформатор на сердечнике с ППГ и активный элемент — ОПТ. Наличие в ячейке ОПТ и трансформатора мощности или емкостного накопителя в цепи эмиттера позволяет получить большую импульсную мощность при исключительно простых и экономичных источниках питания. Хорошая нагрузочная способность, простота схемы, не критичность к характеристикам применяемых элементов — основные черты, характеризующие данный динамический триггер.

Рассмотрим работу устройства (рис. 5-6, а), когда в исходном состоянии феррит трансформатора ( $Tr2$ ) находится в состоянии намагниченности  $-B_r$  (условное обозначение «0», рис. 5-6, б), а феррит трансформатора  $Tr1$  находится в состоянии намагниченности  $+B_r$  (условное обозначение «1»).

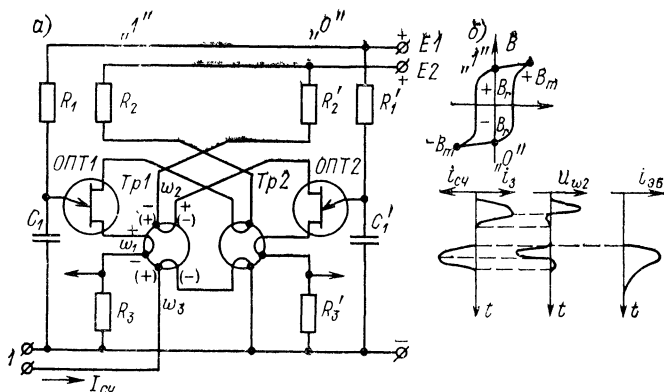


Рис. 5-6. Симметричный триггер (динамический) на ОПТ с трансформаторными связями

При поступлении в обмотки  $w_3$  трансформаторов  $Tr1$  и  $Tr2$  тактового импульса сердечник трансформатора  $Tr1$  перемагничивается в состояние  $+B_r$ . При этом на обмотке  $w_2$  наводится э. д. с. отрицательной полярности, понижающая потенциал базы  $B2$  ОПТ 2 (рис. 5-6, б). Для включения ОПТ 2 необходимо выполнить условие

$$U_{w2}^{(-)} > \eta' (U_{cp} - E_1), \quad (5-30)$$

где  $E_1 < U_{cp}$  и  $E_1 < E_2$ .

После включения ОПТ 2 через него начнет разряжаться конденсатор  $C_1'$  на сопротивление нагрузки  $R_3'$ , при этом в запоминающий трансформатор  $Tr2$  запишется «1». По окончании разряда конденсатора  $C_1$  выключится ОПТ 2 и начнется очередной заряд конденсатора через резистор  $R_1'$  для следующего рабочего цикла. При приходе на вход 1 очередного тактового импульса процесс повторится в другом плече (или ячейке) триггера и «1» информации перепишется из трансформатора  $Tr2$  в трансформатор  $Tr1$ .

Для установившегося триггера в исходное состояние на одном из запоминающих трансформаторов должна быть предусмотрена возможность тем или другим методом записать в трансформатор «1».

Исходными данными для расчета схемы динамического триггера являются следующие значения: максимальное выходное напряжение  $U_{\text{вых}}$ ; сопротивление нагрузки  $R_3$ ; предельная частота переключения  $f_{\text{макс}}$ ; допустимая мощность рассеяния.

Примерный порядок расчета схемы (рис. 5-6) сводится к двум этапам. Во-первых, выбираем тип ОПТ; критериями для выбора могут служить сопротивление  $R_{\text{ББ}}$ , напряжение питания, импульсный ток и т. д.; определяются параметры  $C_1$ ,  $R_1$ ,  $R_3$ ,  $E_1$  и  $E_2$  с целью обеспечить требуемые выходные параметры; уточняются значения  $C_1$  и  $R_1$  по предельной частоте переключения  $f_{\text{макс}}$ ; все названные параметры определяются в соответствии с методами расчета релаксационного генератора и с учетом формул (5-25)—(5-27) и (5-30). Во-вторых, выбираем тип сердечника; определяем параметры запоминающего трансформатора и входного тактового тока с учетом данных, полученных на первом этапе расчета, и условий, необходимых для переключения сердечника и ОПТ; расчет запоминающего трансформатора производится по методике, изложенной в [2].

Заметим, что с обоих выходов динамического триггера в нагрузку выдаются импульсы с частотой следования в два раза меньше, а импульсы, снимаемые с каждого выхода, сдвинуты на период следования входных импульсов. Очевидно динамический триггер может быть использован в качестве источника тактовых импульсов в двухтактных схемах.

Если увеличить в  $n$  раз число ячеек в схеме рис. 5-6, то получим схему  $n$ -зарядного кольцевого регистра сдвига.

## 5-6. Триггеры на оптронах

При создании триггерных схем на оптронах наиболее вероятны два пути. Это создание оригинальных схем, основанное на использовании особых свойств, присущих соответствующим оптоэлектронным приборам, и модернизация известных схем путем замены части элементов на оптоэлектронные приборы.

Рассмотрим некоторые возможности первого пути. Используя транзистор и оптрон типа АОР104А можно спроектировать простую триггерную схему. Пример создания такого триггера предложили В. Стежко и Б. Нестерович.

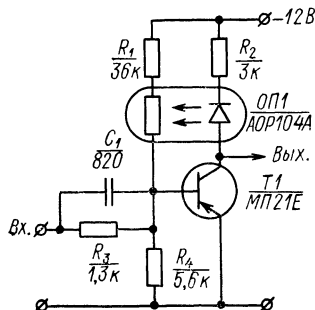


Рис. 5-7. Схема триггера на оптроне с управлением разнополярными импульсами

Триггерная схема. Пример создания такого триггера предложили В. Стежко и Б. Нестерович. Триггер (рис. 5-7) работает следующим образом. В исходном состоянии транзистор  $T1$  закрыт, ток, протекающий через СД оптрона ОП1, равен начальному току коллектора транзистора. Сопротивление ФР оптрона большое (более 10 МОм). Напряжение на базе близкое к нулю, поддерживающее транзистор  $T1$  в закрытом состоянии, определяется делителем с ФР в его цепи.

При подаче на базу  $T1$  импульса отрицательной полярности в коллекторной цепи появится ток. Световой поток СД осветит ФР

и его сопротивление уменьшится. Вследствие этого появится напряжение смещения на базе транзистора  $T1$ , он открывается и триггер переходит во второе устойчивое состояние.

При подаче на базу  $T1$  импульса положительной полярности  $T1$  закрывается, ток коллектора уменьшится, сопротивление ФР увеличится и триггер возвратится в исходное состояние.

При расчете схемы и выборе элементов триггера следует иметь в виду, что увеличение тока СД свыше 6 мА ( $I_{CD} = I_{KT1}$ ) не приводит к заметному уменьшению сопротивления ФР оптрона. С учетом этого сопротивление резистора  $R_2$  следует выбирать исходя из условия  $R_2 \geq E/(6 \cdot 10^{-3})$ . Для транзисторов с  $\beta \geq 50$  сопротивление резистора  $R_4$  может лежать в пределах  $5 \div 10$  кОм. Чтобы рассеиваемая на ФР мощность была меньше предельно допустимой, ток базы  $I_B$  транзистора не должен превышать 0,3 мА. Тогда сопротивление резистора  $R_1$  можно определить из следующего выражения  $R_1 \geq (E - I_B R_{ФР \text{ мин}})/I_B$ , где  $R_{ФР \text{ мин}}$  — минимальное сопротивление фоторезистора.

## 5-7. Коммутирующие устройства

Одно- и двунаправленные тиристоры являются приборами с двумя устойчивыми состояниями, поэтому одна из наиболее широких областей применения связана с коммутацией напряжений или токов, причем тиристоры позволяют управлять значительной мощностью при малых затратах мощности на управление. Диапазон коммутируемых тиристорами мощностей велик — от долей до сотен и даже тысяч ватт. Основной областью применения тиристорных коммутаторов являются силовоточные цепи исполнительных элементов автоматических устройств и различные дистанционные схемы для быстрой коммутации нагрузки в цепях постоянного и переменного токов.

Выполняя функции коммутации, тиристоры полностью заменяют различные механические и электромеханические контактные устройства, осуществляя полное замыкание или размыкание цепи. В тиристорных коммутаторах, в отличие от контактных, нет явлений, аналогичных вибрации, свариванию и подгоранию контактов, отсутствует искрение; в коммутаторах переменного тока при отключении индуктивной нагрузки отсутствуют перенапряжения, так как выключение происходит при нулевом токе. Для тиристорных реле переменного тока не существует проблемы различия между током или напряжением срабатывания и отпускания (что имеет место в электромеханических реле). Тиристоры полностью запираются в конце каждого полупериода.

При коммутации тока (механическим ключом или тиристором), вследствие его скачкообразного изменения, возникают значительные радиопомехи. При коммутации большой активной мощности, например мощных электрических нагревателей, желательно свести эти помехи к минимуму. Одним из возможных способов решения этой задачи на переменном токе является отпирание тиристора в момент, когда напряжение питающей сети переходит через нуль; этот метод известен как синхронная коммутация.

Способность тиристоров быстро отпираться дает возможность создавать на них весьма эффективные схемы для защиты различного

оборудования от перенапряжений и сверхтоков. Поскольку тиристоры переключаются в состояние высокой проводимости за несколько микросекунд, они могут быть использованы для устранения перенапряжений или сверхтоков при скоростях нарастания, значительно больших, чем те, при которых могут успешно использоваться электромеханические устройства.

Фототиристоры увеличат этот список; они позволяют создать различные выключатели, срабатывающие от светового потока. Некоторые схемы коммутаторов постоянного тока приведены в гл. 4 и 5. Различные варианты переключателей постоянного и переменного токов и методы их расчета подробно рассмотрены в работах [2, 6, 13, 16, 19, 23].

## ГЛАВА ШЕСТАЯ

### СЧЕТНЫЕ И СУММИРУЮЩИЕ УСТРОЙСТВА

#### 6-1. Кольцевые счетные схемы на тиристорах

Широкое распространение счетных схем и коммутаторов на тиристорах объясняется тем, что тиристоры позволяют расширить диапазон коммутируемой мощности, и тем, что тиристоры сочетают в себе свойства ключевого и запоминающего элементов.

Схемы кольцевых счетчиков или регистров на тиристорах обычно содержат формирователи входных сигналов, звенья инверторов и цепи связи. Связь между разрядами в счетчике может осуществляться различными способами, либо с использованием безреактивных связей или реактивных элементов ( $RC$ -типа и трансформаторных) в цепях гашения и переноса [2, 6, 16], либо с использованием коммутации цепей питания в многотактных схемах [2, 6].

Различают два способа построения кольцевой счетной схемы: 1) тактовый импульс первоначально включает очередной разряд, а затем выключает предыдущий; 2) тактовый импульс первоначально выключает работающий (проводящий ток) разряд и в результате этого выключения отпирается следующий разряд.

В качестве примера на рис. 6-1 показана схема кольцевого сдвигового регистра с  $RC$ -связями [2]. Рассмотрим принцип действия регистра из нескольких каскадов, замкнутых в кольцо (точки  $a$  и  $b$ ). При подаче напряжения питания на схему конденсаторы  $C_1$  во всех каскадах зарядятся по цепи:  $R_1, D1, (-E)$ . Транзистор каскада  $T1$  будет открыт током, протекающим по цепи:  $R_1, D1, R_3, R_4$ . Открытый транзистор  $T1$  зашунтирует переход УЭ — катод  $TT$  следующего каскада. После подачи питающего напряжения входы всех  $TT$  окажутся зашунтированными и импульсы, поступающие со счетного входа  $I$  через резистор  $R_2$  каждого каскада на УЭ тиристоры, не могут их включить.

Если теперь разомкнуть ключ  $Kл$  на входе  $TT1$  на время первого импульса, то  $TT1$  включится. При этом коммутирующий конденсатор  $C_2$  зарядится. Конденсатор  $C_1$  разрядится через резисторы  $R_3$  и  $R_4$ , а транзистор  $T1$  закроется напряжением смещения ( $-E_{см}$ )

и подготовит тем самым условия для включения тиристора  $TT2$ . Теперь с приходом второго импульса включится  $TT2$ , а  $TT1$  выключится разрядом коммутирующего конденсатора  $C_2$ , т. е. единица, записанная первоначально в первый триггер, продвинулась на один разряд.

Выключение тиристора можно осуществить и другим способом, например снятием питающего напряжения с каскада.

Рассмотрим принцип действия одноканального кольцевого сдвигового регистра с емкостью в качестве элемента памяти (рис. 6-2).

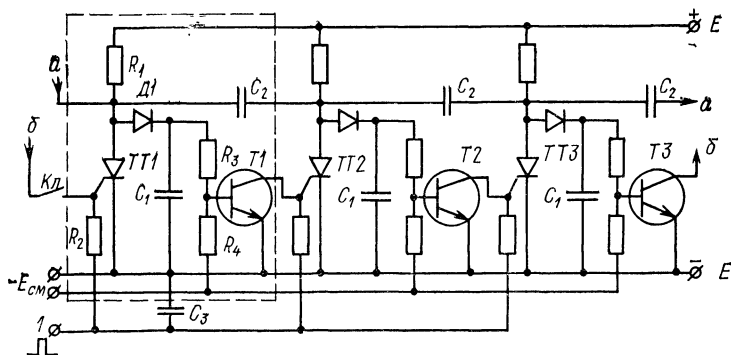


Рис. 6-1. Регистр импульсов кольцевого типа

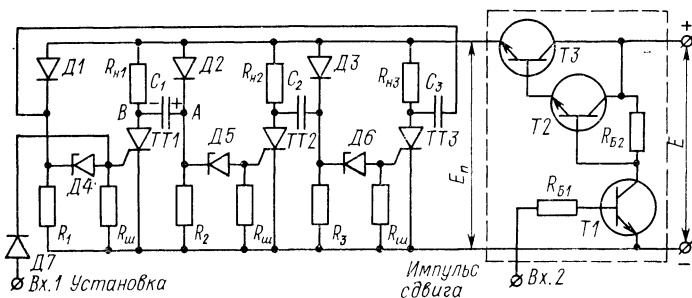


Рис. 6-2. Схема регистра с запоминанием предшествующего состояния

Пусть первоначально тиристоры всех трех идентичных каскадов находятся в непроводящем состоянии. Продвижение записанной информации от первого каскада к следующим осуществляется путем последовательной подачи на Вх.2 сдвигающих импульсов. Для записи кода «1» в первый разряд (тиристор  $TT1$ ) необходимо подать импульсный сигнал на Вх.1 — Установка. Тогда до подачи переключающего импульса конденсатор  $C_1$  зарядится до напряжения, измеряемого между точками А и В, которое определяется равенством  $U_{C1} = E_{\pi} - U_{ост TT1} - U_{ост D2}$ .

Сдвигающий импульс с  $Bx.2$  через резистор  $R_{B1}$  подается на базу транзистора  $T1$ , включая последний. В результате этого ток смещения, подводившийся до этого через резистор  $R_{B2}$  к базе транзистора  $T2$ , шунтируется на землю и в этом случае транзисторы  $T2$  и  $T3$  оказываются запертыми. Цепь питания  $E_n-E$  (между анодами тиристоров и источником) обрывается и, следовательно, проводящий тиристор  $TT1$  выключится. Конденсатор  $C_1$  при отключенном питании сохраняет свой заряд, поскольку возможные цепи разряда обрваны за счет отключенного тиристора  $TT1$  и диода  $D2$ .

По окончании сдвигающего импульса транзисторы  $T2$  и  $T3$  включатся, обеспечивая подачу питания на тиристоры. Напряжение на аноде  $TT1$  (точка  $B$ ) повышается до напряжения источника питания. Поскольку конденсатор  $C_1$  сохраняет свой заряд, то напряжения конденсатора и источника питания складываются, достигая в точке  $A$  удвоенного значения.

Стабилитрон  $D5$ , который подключен в УЭ тиристора  $TT2$ , имеет обратное пробивное напряжение, на 20% превышающее напряжение  $E_n$ . Следовательно, когда напряжение в точке  $A$  вдвое превысит напряжение питания, то диод  $D5$  начнет проводить ток, обеспечивая подачу включающего импульса на УЭ тиристора  $TT2$ , в результате чего  $TT2$  переключится в проводящее состояние. Резистор  $R_3 \gg R_{ш} \parallel R_{вх.т}$  не мешает разряду конденсатора  $C_1$  через цепь УЭ тиристора в процессе переключения, однако резистор  $R_3$  снижает напряжение в точке  $A$  от напряжения пробоя стабилитрона до напряжения питания.

Длительность сдвигающего импульса, подаваемого на  $Bx.2$ , должна быть достаточной для надежного выключения ранее проводящего тиристора.

## 6-2. Кольцевые счетные схемы на запираемых тиристорах

Типичная схема кольцевого сдвигового регистра на ЗТ с емкостной коммутацией показана на рис. 6-3 [2]. По существу она получена в результате дальнейшего развития схемы счетного триггера (рис. 5-4). В приведенной на рис. 6-3 схеме три тиристора последовательно коммутируют цепи трех нагрузок.

Десятикаскадная схема на ЗТ выполняет функции десятичного счетчика с непосредственной цифровой индикацией, используя цифровые газоразрядные или вакуумные индикаторы.

Кольцевая схема на ЗТ обладает достаточным быстродействием, устойчивостью к повышенному напряжению и выгодно отличается от кольцевых схем на ТТ ввиду того, что запираание открытого ЗТ в данной схеме осуществляется по цепи управления, что увеличивает быстродействие. Надежное запираание тиристора в диапазоне рабочих токов и температур корпуса прибора осуществляется импульсом запирающего, строго соответствующим коэффициенту  $B_3$ . Отсюда следует, что наибольший интерес для практики будут представлять счетные схемы, выполненные на ЗТ, в которых импульс запирающего формируется непосредственно в анодной цепи схемы, так как при этом отпадает необходимость в специальных достаточно мощных источниках запирающих импульсов.

Для инженерного расчета схемы регистра можно воспользоваться соотношениями из § 5—4, приведенными для расчета плеча триггера.

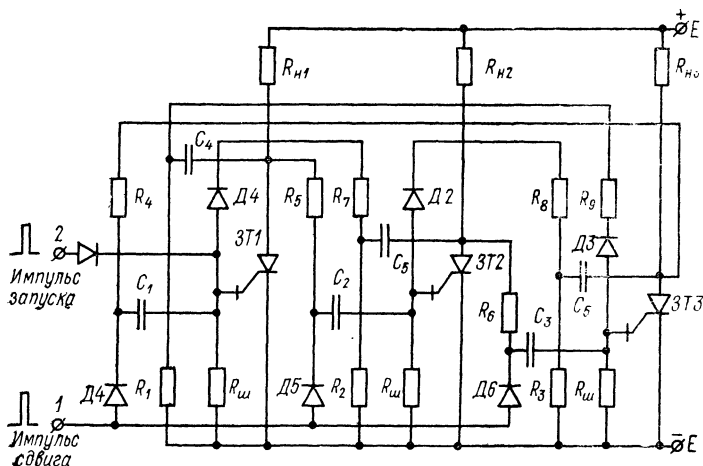


Рис. 6-3. Регистр на ЗТ с  $RC$ -связями в цепях переноса

На рис. 6-4 показана одноконтурная схема регистра сдвига на ЗТ с емкостными связями [16]. В рассматриваемой схеме коммутирующий конденсатор  $C_K$  включен между УЭ предшествующего и анодом следующего за ним ЗТ. Предположим, что в схеме включен  $3T2$ .

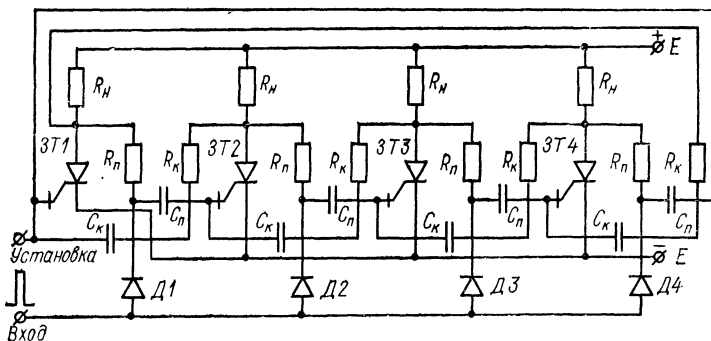


Рис. 6-4. Схема регистра на ЗТ с емкостной коммутацией

Коммутирующий конденсатор  $C_K$  в его управляющей цепи зарядится до напряжения  $E$  источника питания, а диод  $D2$  будет открыт. Тогда от очередного входного импульса включится  $3T3$ . С этого момента конденсатор  $C_K$  начнет разряжаться по цепи  $R_K$ , открытый тиристор  $3T3$ , катод тиристора  $3T2$  и УЭ тиристора  $3T2$ . Возникший

отрицательный импульс тока в цепи тиристора 3Т2 выключит его при условии, что амплитуда тока будет достаточной для запираания. При включении тиристора 3Т4 аналогичным образом выключится тиристор 3Т3. Преимущества от применения 3Т в данной схеме очевидны.

Минимальную емкость конденсаторов цепей коммутации 3Т можно определить из уравнения (5-21), приняв во внимание, что для схемы рис. 6-4 эквивалентное сопротивление цепи разряда определяется уравнением  $R_{\text{экв.р}} = R_{\text{к}} + r_{\text{нас.3Т}} + r_{\text{вх.3Т}}$ , а время выключения или запираания ( $t_{\text{выкл}} = t_3$ ). Окончательное выражение для определения емкости коммутирующего конденсатора имеет вид

$$C_{\text{к}} = t_{\text{выкл}} : R_{\text{экв}} \ln (I_{\text{з. макс}} / I_{\text{з. мин}}). \quad (6-1)$$

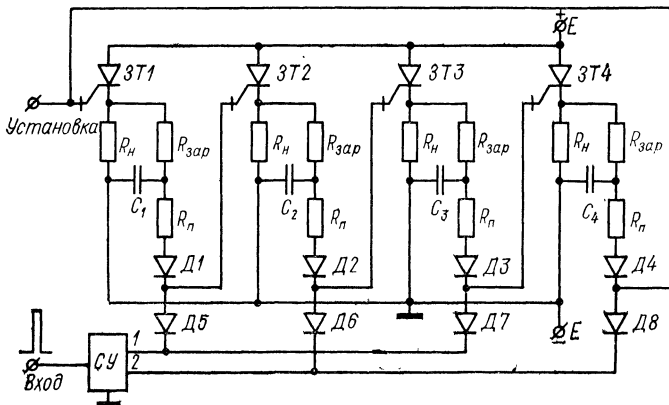


Рис. 6-5. Двухтактный регистр на 3Т с емкостной коммутацией

Потери мощности на заряд конденсатора в схеме с 3Т определяются уравнением

$$P_{\text{к}} = [1 / (R_{\text{н}} + R_{\text{к}} + r_{\text{вх.3Т}})] E^2 \exp(-2t/\tau),$$

где  $\tau = C_{\text{к}} (R_{\text{н}} + R_{\text{к}} + r_{\text{вх.3Т}})$ .

Многотактные схемы на 3Т получили большое распространение. На рис. 6-5 в качестве примера показана двухтактная схема регистра сдвига на 3Т [16]. Обычно в многотактных схемах на ТТ тактовые шины соединены с цепями нагрузки и коммутируют полный ток тиристора. В многотактных схемах на 3Т коммутируются, как правило, цепи УЭ. В связи с этим имеется возможность уменьшить мощность ключей в схеме управления СУ. В многотактных счетчиках на 3Т цепи переноса могут быть емкостными, индуктивными и резистивными.

Приведенная на рис. 6-5 двухтактная схема с коммутацией управляющих цепей и емкостными цепями переноса работает по методу выключения следующего разряда. Тактовые шины 1 и 2 служат для исключения переноса сигнала в следующий разряд при отсутствии управляющего сигнала. При этом на время коммутации состояние триггеров запоминается на конденсаторах.

Учитывая изложенное, рассмотрим принцип работы двухтактной схемы регистра (рис. 6-5). Пусть в исходном состоянии  $3T1$  открыт, а конденсатор  $C_1$  заряжен до напряжения  $E$  источника питания. Шина 1 через блок  $СУ$  подключена к земле и исключает отпирание тиристора  $3T2$ . С приходом очередного входного импульса шина 2 соединится с землей, а шина 1 подключится к плюсу источника питания. При этом УЭ тиристора  $3T1$  через диод  $D8$  соединится с заземленной шиной 2. Тиристор  $3T1$  выключается, а  $3T2$  включается током разряда конденсатора  $C_1$ .

Когда обе шины 1 и 2 закорочены на землю, то не происходит существенного изменения напряжения на конденсаторе, и полное время восстановления можно представить в виде  $t_{восст} = t_{зар} + t_{раз}$ .

Время заряда конденсатора  $t_{зар} = (3 \div 5) \tau_{зар} = (3 \div 5) R_{зар} C$ .

Время разряда конденсатора включает в себя две составляющие:  $t_{раз} = t_{раз 1} + t_{раз 2}$ .

В течение времени  $t_{раз 1}$  конденсаторы  $C_1 - C_4$  разряжаются как через управляющую цепь следующего тиристора, так и через последовательно соединенные резисторы  $R_n$  и  $R_{зар}$  предыдущего тиристора. Это время равно времени включения тиристора  $t_{вкл}$ . Когда тиристор  $3T2$  включится, диод  $D1$  в цепи переноса закрывается и конденсатор  $C_1$  продолжает разряжаться через резисторы  $R_n$  и  $R_{зар}$  до полного его разряда с постоянной  $\tau_{раз} = C_1 (R_n + R_{зар})$ . Таким образом,  $t_{раз} = t_{вкл} + (3 \div 5) \tau_{раз}$ . Значение резистора  $R_{зар}$  ограничивается током тиристора  $I_{пр. макс}$  и определяется из неравенства

$$R_{зар} \leq (E - U_{ост}) / I_{пр. макс} + R_n.$$

Резистор  $R_n$  в цепи переноса ограничивается допустимым током через УЭ тиристора и определяется из неравенства

$$R_n \geq (E - U_{ост}) / I_{пр. макс} - R_n - r_{вх. 3T}.$$

Емкость конденсаторов  $C_1 - C_4$  определяется из условия обеспечения тока спрямления  $I_{спр}$  на время включения 3Т из уравнения

$$C = \frac{2t_{вкл}}{(R_n + r_{вх. 3T} + R_n) \ln \{ (E - U_{ост}) : [B_3 I_{спр} (R_n + R_n + r_{вх. 3T})] \}}. \quad (6-2)$$

### 6-3. Кольцевые безреактивные регистры сдвига

Известны схемы кольцевых регистров сдвига, в которых реактивные элементы отсутствуют, а управление регистром осуществляется путем поочередного подключения тактовых шин к источнику питания [16].

Рассмотрим принцип действия регистра с катодной нагрузкой и цепью переноса информации, присоединенной к катоду тиристора предыдущего и к УЭ тиристора последующего разрядов.

Пусть тактовая шина 1 (рис. 6-6) присоединена к источнику питания  $-E$ , а тиристор  $TT1$  включен. При поступлении очередного сигнала на вход устройства коммутацией шин (на рис. 6-6 не показано) тактовая шина 2 подключится к источнику питания  $-E$ , а шина 1 отключится. При этом отключение шины 1 должно отста-

вать от включения шины 2 на время, необходимое для надежного переноса катодного тока, например, тиристора  $ТТ1$  в цепь УЭ тиристора  $ТТ2$ . При следующем сдвиге регистра отключение шины 2 должно отставать от включения шины 1 и так далее.

В процессе коммутации тиристорov на входе разряда, следующего за включенным (в данном случае  $ТТ3$ ), появляется помеха  $U_{\text{пом}}$ , абсолютное значение которой необходимо учитывать при обеспечении условий помехоустойчивости устройства.

Рассмотрим принцип действия цепи переноса информации и покажем порядок расчета схемы. В момент отключения шины 1 ток нагрузки тиристора направляется по цепи: катод  $ТТ1$ , нагрузка  $R_n$ , резистор  $R_{огр}$ , диод  $Д2$ , переход УЭ — катод  $ТТ2$ , нагрузка  $R_n$ , диод  $Д1$ , источник питания  $-E$ , и в цепи устанавливается ток управления  $I_y$ , включающий тиристор  $ТТ2$ . После включения  $ТТ2$  напряжение на катоде диода  $Д2$  приблизится к  $+E$  и тиристор  $ТТ1$

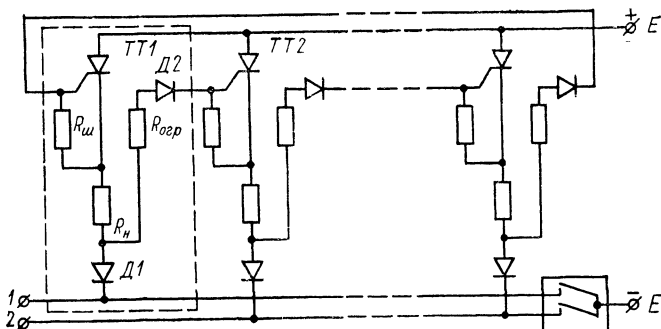


Рис. 6-6. Двухтактный регистр на ТТ с безреактивными связями

выключится. Параметры цепи переноса определяют, исходя из того, чтобы при всех условиях ток в цепи управления  $I_y$  удовлетворял следующему неравенству:  $I_{\text{спр}} < I_y < I_{\text{спр. имп. макс}}$ .

Ток в цепи управления определяется [16] уравнением:

$$I_y = (E - \sum U_{\text{ост}}) : (2R_n + R_{огр} + R'_{\text{вх}}), \quad (6-3)$$

где  $R_n$  — сопротивление нагрузки;  $R'_{\text{вх}}$  — входное сопротивление управляющей цепи ТТ;  $\sum U_{\text{ост}}$  — остаточное падение напряжения на соответствующих полупроводниковых приборах в цепи тока управления

$$\sum U_{\text{ост}} = U_{\text{ост. ТТ1}} + U_{\text{ост. Д2}} + U_{\text{ост. УЭ-катод ТТ2}} + U_{\text{ост. Д1}}.$$

Верхний предел  $R'_{огр}$  найдем из уравнения (6-3) при следующих ограничениях,  $I_y = I_{y \text{ макс}}$  и  $R'_{\text{вх}} = R'_{\text{вх. макс}}$ . Тогда

$$R'_{огр} = (E - \sum U_{\text{ост}}) / (I_{y \text{ макс}} - 2R_n - R'_{\text{вх макс}}). \quad (6-4)$$

Нижний предел  $R'_{огр}$  должен определяться из условий обеспечения неотпирающего напряжения помехи  $U_{y. \text{ пом}}$  на входе УЭ

(указывается обычно в ТУ), которая появляется, как отмечалось выше, при коммутации тактовых шин. Как известно, напряжение помехи на входе УЭ тиристора определяется уравнением

$$U_{\text{пом}} = \frac{U_{\text{ост. Д1}} - U_{\text{ост. Д2}} - U'_{\text{ост. Д1}}}{R_{\text{орг}} + R_{\text{н}} + R'_{\text{вх}}} R'_{\text{вх}}, \quad (6-5)$$

где  $U'_{\text{ост. Д1}}$  — падение напряжения на диоде Д1 ячейки распределителя, следующей за включенным разрядом.

Найдем  $R'_{\text{орг}}$  из уравнения (6-5) при следующих ограничениях:  $U_{\text{пом}} = U_{\text{у. пом}}$  и  $R'_{\text{вх}} = R'_{\text{вх. макс.}}$ .

Тогда

$$R'_{\text{орг}} = R'_{\text{вх. макс}} = \left( \frac{U_{\text{ост. Д1}} - U_{\text{ост. Д2}} - U'_{\text{ост. Д1}}}{U_{\text{у. пом}}} - 1 \right) R_{\text{н}}. \quad (6-6)$$

Если при заданных значениях напряжения  $E$  и сопротивления  $R_{\text{н}}$  окажется, что  $R'_{\text{орг}} > R'_{\text{орг}}$ , то целесообразно произвести перерасчет последнего при уменьшенных значениях сопротивления  $R_{\text{ш}}$ . Полагая  $R'_{\text{орг}} = R'_{\text{орг}}$ , совместным решением (6-4) и (6-6) относительно  $R'_{\text{вх. макс}}$  найдем, что

$$R'_{\text{вх. макс}} = \frac{(E - \sum U_{\text{ост}} - I_{\text{у. макс}} R_{\text{н}}) U_{\text{у. пом}}}{I_{\text{у. макс}} (U_{\text{ост. Д1}} - U_{\text{ост. Д2}} - U'_{\text{ост. Д1}})}. \quad (6-7)$$

Необходимое значение  $R_{\text{ш}}$  определяется из очевидного соотношения

$$R'_{\text{вх. макс}} = R_{\text{вх. т. макс}} \parallel R_{\text{ш. макс.}}$$

Минимальное напряжение источника питания  $E_{\text{мин}}$ , при котором обеспечивается надежная работа устройства, определится при условии, что  $R_{\text{орг}} = 0$ , т. е.

$$R_{\text{мин}} = \sum U_{\text{ост}} + I_{\text{у. макс}} (R'_{\text{вх. макс}} + 2R_{\text{н}}).$$

Рассмотрим еще одну схему безреактивного регистра сдвига (рис. 6-7) [1]. В состав каждого каскада входят первая и вторая идентичные ячейки (А и Б), каждая из которых содержит входную схему «И», образованную диодами Д1, Д2, резистором  $R_1$  и инвертором на тиристоре ТТ1. Схема «И» на два входа присоединена к УЭ тиристора. Первый вход каждой схемы принимает информацию либо со входа 1 (для ячейки А каскада 1), либо с анода предыдущего тиристора, а вход 2 принимает информацию со сдвиговых шин (1—1 или 2—1). Специальная схема (на рис. 6-7 не показана) генерирует взаимнопротивофазные импульсы, чередующиеся между шинами 1—1 и 1—2, а также 2—1 и 2—2. При помощи этих импульсов коммутируются катоды тириستоров и продвигается информация от одной ячейки к другой и от одного каскада к другому. В течение первого такта информация переносится в соответствующие первые (А)

ячейки, а в течение второго такта в соответствующие вторые (Б) ячейки.

Рассмотрим принцип действия ячейки. Пусть на шину 1—1 подан плюс, а шину 1—2 минус источника питания. На шины 2—1 и 2—2 соответственно противоположные напряжения. При подаче на вход I положительного импульса схема «И» откроется и ток управления, протекающий по цепи: резистор  $R_1$ , диод ДЗ, резистор  $R_3 \parallel R'_{вх.т}$  включит тиристор ТТ1. Теперь на оба входа схемы «И» следующей ячейки будут поданы отрицательные напряжения. Во время второго такта напряжения на шинах изменяются на обратные. Тиристор выключится и на оба входа схемы «И» второй ячейки будут поданы положительные напряжения, что обеспечит включение тиристора второй ячейки. Следующие каскады работают аналогичным образом.

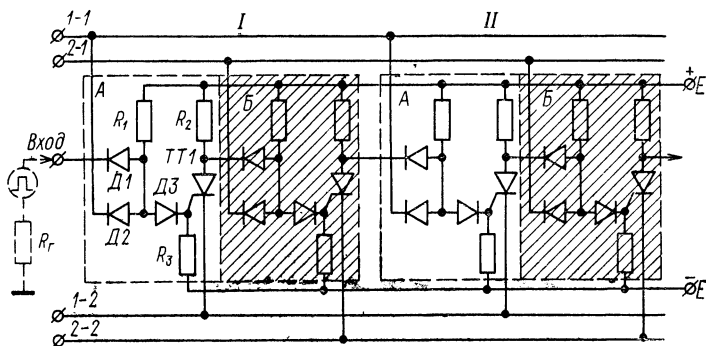


Рис. 6-7. Схема безреактивного регистра сдвига

## 6-4. Реверсивные счетчики импульсов

Основные преимущества тиристорных счетных схем по сравнению с их аналогами на других полупроводниковых приборах наиболее ярко проявляются в реверсивных схемах. В большинстве случаев реверсивный вариант тиристорного счетчика выполняется на базе нереверсивной схемы путем добавления цепей обратного переноса. Рассмотренные выше расчетные соотношения и принципы построения нереверсивных счетных схем пригодны и для соответствующих реверсивных счетных схем.

Наиболее широко в одноктактных счетчиках с импульсными цепями переноса используется метод реверса пересчета на основе раздельных входов. Этот метод заключается в том, что сигналы управления для прямого и обратного счета подаются на разные входные шины.

В многотактных счетных схемах используются дополнительные функциональные узлы, осуществляющие реверс пересчета [6, 16].

На рис. 6-8 показана реверсивная счетная схема с конденсаторными и трансформаторными цепями переноса, рассмотренная в работе [16]. В этой схеме для выключения тириستоров используются

межянодные коммутирующие конденсаторы  $C_k$ . Пусть, например, в рассматриваемой схеме тиристор  $ТТ1$  будет включен. Если теперь поступит сигнал на  $Вх.1$  прямого счета, то через диод  $Д3$ , обмотку импульсного трансформатора  $ИТ2$  и включенный тиристор  $ТТ1$  пройдет ток включающий тиристор  $ТТ2$ . Если сигнал поступает на  $Вх.2$  обратного счета, то ток входного импульса протекает через диод  $Д6$ , обмотку трансформатора  $ИТ3$  и тиристор  $ТТ1$ , включая тиристор  $ТТ3$ .

На рис. 6-9 в качестве примера использования резистивно-емкостных связей приведена схема пятиканального реверсивного счетчика на ТТ [2]. В этой схеме осуществляется сдвиг вперед или

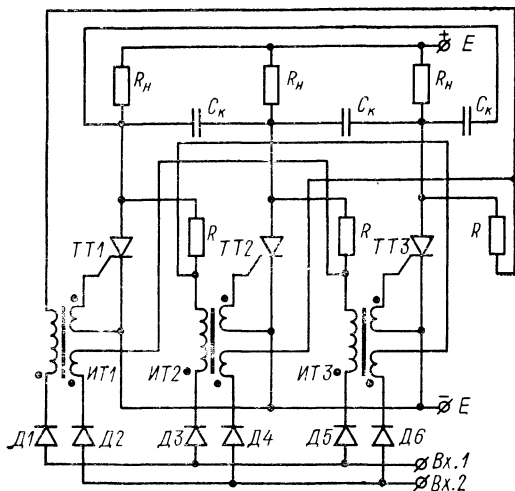


Рис. 6-8. Реверсивный счетчик с трансформаторными связями и емкостной коммутацией

назад без пропуска импульсов при условии, что входные импульсы прямого и обратного переключения (или счета) не подаются одновременно на оба входа.

Реверсивный кольцевой счетчик такого типа изменяет направление включения нагрузок (сопротивления  $R_{н1} - R_{н5}$ ) в прямом или обратном направлении по получении команды (импульса) соответственно на  $Вх.1$  или  $Вх.2$  (рис. 6-9).

Реверс переключения происходит следующим образом. Предположим, что при наличии напряжения питания открыт один из тиристоров  $ТТ1 - ТТ5$  (например,  $ТТ3$ ), а остальные заперты. Когда  $ТТ3$  находится в проводящем состоянии, то конденсаторы  $C_2$  и  $C_3$ , присоединенные к его аноду, зарядятся до напряжения  $U_c = E - U_{ост} - U_{см}$ , где  $U_{ост}$  — падение напряжения на включенном ТТ;  $U_{см} = R_{11}I_n$  — напряжение отрицательного смещения.

Одновременно с включением  $ТТ3$  положительное напряжение смещения, подаваемое на диоды  $Д5$  и  $Д6$ , резко уменьшится и будет

равно сумме  $U_{\text{ост}}$  и  $U_{\text{см}}$ , тогда как остальные диоды будут заперты напряжением  $+E$ .

Если теперь на  $Bx.1$  поступит положительный импульс достаточной амплитуды, то он, пройдя через диод  $D5$  и конденсатор  $C_{13}$ , включит  $TT2$ . Конденсатор  $C_2$ , присоединенный к анодам тиристоров  $TT2$  и  $TT3$ , разряжаясь через только что включенный  $TT2$ , выключит  $TT3$  за счет отрицательного смещения. Если положительный импульс придет не на  $Bx.1$ , а на  $Bx.2$ , то через диод  $D6$  и конденсатор  $C_9$  включится тиристор  $TT4$ . При этом конденсатор  $C_3$ , присоединенный к анодам тиристоров  $TT3$  и  $TT4$ , разряжаясь через только что включенный  $TT4$ , выключит  $TT3$  за счет отрицательного смещения. Следующие каскады счетчика работают аналогичным образом.

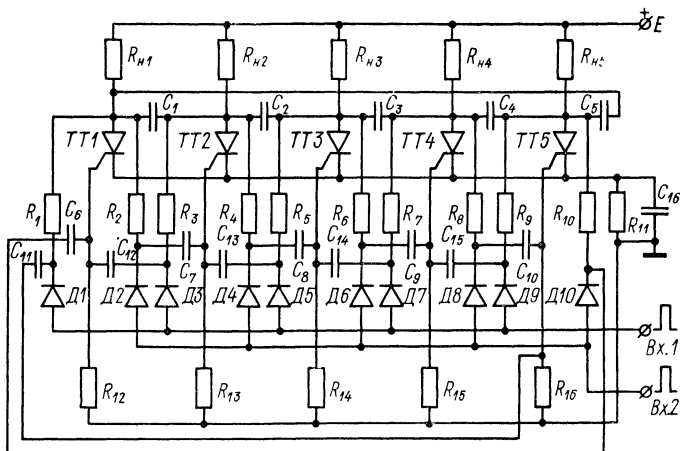


Рис. 6-9. Реверсивный счетчик на ТТ с  $RC$ -связями и емкостной коммутацией

Резистор  $R_{11}$  и конденсатор  $C_{16}$  образуют схему, обеспечивающую подачу отрицательного напряжения смещения через резисторы  $R_{12}$ — $R_{16}$  на УЭ тиристоров  $TT1$ — $TT5$ , способствуя тем самым повышению помехоустойчивости счетчика.

Элементы расчета при конструировании данных устройств складываются из определения номиналов используемых электроэлементов и параметров счетной схемы. Условием устойчивого исходного режима по постоянному току является соотношение  $E \leq U_{\text{пр. макс}}/K_{\text{зап}}$ , где  $K_{\text{зап}}$  — коэффициент запаса по напряжению. Резисторы нагрузки  $R_n = R_{nj}$  (где  $j = 1, \dots, 5$ ) выбираются в зависимости от необходимого рабочего тока. Неравенство для определения сопротивления нагрузки имеет вид:

$$E/I_{\text{выкл}} > (R_n + R_{11}) > E/I_{\text{пр. макс.}}$$

Значение сопротивления резистора  $R_{11}$  и ток нагрузки  $I_n$  определяют необходимое напряжение отрицательного смещения на УЭ тиристоров.

Емкость коммутирующих конденсаторов  $C_i$  (где  $i = 1, \dots, 5$ ), требуемую по условиям выключения тиристора, определим [6] из выражения

$$C \geq \frac{E}{R_n(dU_{np}/dt)_{\max}} \text{ (активная нагрузка)} \quad (6-8)$$

или

$$C \geq \frac{I_n(t)}{(dU_{np}/dt)_{\max}} \text{ (индуктивная нагрузка)}, \quad (6-9)$$

где  $I_n(t)$  — максимальный ток нагрузки в момент коммутации.

Резисторы связи  $R_{св}$  ( $R_1 - R_{10}$ ) и конденсаторы связи ( $C_6 - C_{12}$ ) оказывают влияние на быстродействие и помехоустойчивость устройства. При их выборе следует использовать материалы работы [2, 6], где отмечается, что для защиты схемы от воздействия внутренних помех, возникающих после включения очередного разряда из-за наличия внутренней емкостной связи между анодами всех ТТ, необходимо увеличить сопротивление  $R_{св}$  ( $R_{св} \gg R_n$ ) или отношение  $R_n C / \tau_{св}$  ( $\tau_{св} = R_{св} C_{св}$ ). Однако в обоих случаях происходит снижение быстродействия счетного устройства. Так, при увеличении сопротивления  $R_{св}$  возрастает время перезаряда конденсатора  $C_{св}$ . Сокращение этого времени за счет уменьшения емкости конденсатора  $C_{св}$  недопустимо, так как затрудняет отпирание тиристора входным импульсом из-за его дифференцирования. Ограничение постоянной  $\tau_{св}$  по минимуму делает возможным увеличение отношения  $R_n C / \tau_{св}$  за счет емкости  $C$  коммутирующего конденсатора, что не только снижает быстродействие, но и увеличивает массу и габариты устройства. Авторы работы [6] указывают, что изменение внутреннего тока помехи  $I_{\text{пом. макс}}/(E/R_{св})$  линейно падает от 0,3 до 0,2 при изменении параметра схемы  $R_n C / \tau_{св}$  от 1 до 4.

## 6-5. Регистры сдвига на однопереходных транзисторах

Регистр сдвига или кольцевой счетчик состоит из нескольких разрядов, каждый из которых представляет собой двоичный элемент (триггер), выполненный по схеме, приведенной на рис. 5-5, а.

Кольцевые счетные схемы, использующие триггеры на ОПТ, характеризуются простотой, надежной работой в широком диапазоне температур, малым числом используемых активных элементов. Схема такого трехразрядного кольцевого счетчика (или регистра сдвига) с  $RC$ -связями приведена на рис. 6-10.

На входе схемы кольцевого счетчика имеется транзистор  $T1$   $p-n-p$ -типа, который нормально открыт за счет тока, проходящего через резистор  $R_1$ . Напряжение питания  $E_1$  транзистора выбирается из условия  $E_1 < \eta' E_2$ , обеспечивая тем самым устойчивый режим счетчика, так как устанавливается напряжение в точке  $A$  меньше напряжения срыва ( $U_{ср}$ ) ОПТ на 3—4 В.

Рассмотрим принцип действия счетчика. Подачей положительного сигнала на  $Bx.1$  счетчик устанавливается в исходное состояние. Запись «1» в первый разряд приводит к включению ОПТ 1, который

остается включенным за счет тока эмиттера, протекающего через резистор  $R_3$  и диод  $D4$ . При этом конденсаторы  $C_2$  и  $C_4$  заряжаются до напряжения  $U_{C2} = U_{R2} - U_{нас} - U_{R9}$  с полярностью, указанной на рисунке. При поступлении первого счетного импульса на  $Bx.2$  транзистор  $T1$  закрывается, ток эмиттера ОПТ 1 уменьшается, вследствие чего ОПТ 1 также оказывается запертым. В этот момент конденсатор  $C_4$  начнет разряжаться через резисторы  $R_7$ ,  $R_3$  и диод  $D1$ . Конденсатор  $C_2$  напротив сохранит свой заряд. Длительность тактового импульса должна быть достаточной для разряда конденсатора  $C_4$ , т. е. удовлетворять условию  $t_{такт} \gg C_4(R_3 + R_7)$ .

После окончания входного импульса длительностью  $t_{такт}$  транзистор  $T1$  открывается и к эмиттеру ОПТ 2 прикладывается суммарное напряжение ( $U_{R2} + U_{C2} > U_{ср}$ ), достаточное для его включения, т. е. перемещения «1» в следующий разряд. При поступлении очередного импульса процесс повторяется.

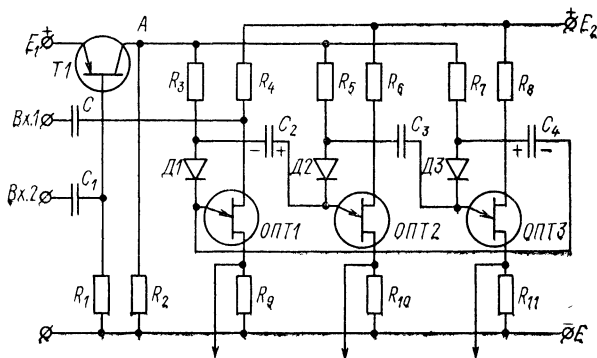


Рис. 6-10. Схема сдвигового регистра на ОПТ с  $RC$ -связями

Стабилизируя напряжение питания схемы, можно увеличить частоту счета до 30 кГц.

Пример кольцевого регистра сдвига с трансформаторными связями показан на рис. 6-11. Схема регистра выполнена на основе триггера, рассмотренного в § 5-5 и приведенного на рис. 5-6, путем увеличения числа разрядов. Использование отрицательного сопротивления ОПТ, простого запоминающего трансформатора и сигналов, возникающих при записи и считывании для запирающих соответствующих ОПТ, позволяет при одновременном упрощении схемы и источников питания повысить надежность и нагрузочную способность устройства.

Разряды регистра питаются от источника с напряжениями  $E_1$  и  $E_2$ . Все разряды регистра идентичны и содержат ОПТ, запоминающий трансформатор с обмотками, накопительный конденсатор и резисторы. Для устойчивой работы в схеме регистра должны выполняться следующие условия:  $E_2 < E_1$  и  $U_{э. макс} = \eta' E_1 \leq E_2$ , где  $\eta'$  — коэффициент передачи, характеризующий напряжение переключения ОПТ при наличии сопротивлений в цепи каждой базы (§ 5-5).

Частотные свойства ОПТ в схеме ячейки регистра могут быть использованы полностью. При этом емкости накопительного конденсатора  $C_1$  и зарядного резистора  $R_1$  связаны с предельной частотой  $f_{\max}$  работы разряда известным соотношением:

$$R_1 C_1 \ln [1/(1-\eta')] = 1/f_{\max}.$$

Остальные элементы расчета схемы устройства приводятся в § 5-5.

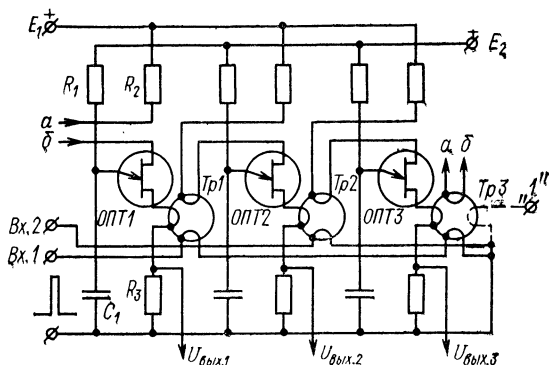


Рис. 6-11. Схема двухтактного регистра сдвига на ОПТ с трансформаторными связями

Первоначально регистр устанавливается в исходное состояние с помощью цепей установки в «0». После чего в один из разрядов записывается «1». При поступлении на  $V_{х.1}$  импульсов тока будет проходить перенос информации из разряда в разряд и распределение импульсов  $U_{вых.i}$  (где  $i = 1, \dots, 3$ ) по нагрузкам. Если выходные импульсы  $U_{вых.i}$  (рис. 6-11) подать на схему «ИЛИ», то получим многоразрядный усилитель мощности входных тактовых импульсов, использующий предельные возможности ОПТ каждого разряда по частоте и импульсной мощности.

## ГЛАВА СЕДЬМАЯ

### ЗАПОМИНАЮЩИЕ И ЛОГИЧЕСКИЕ УСТРОЙСТВА

#### 7-1. Запоминающие элементы и устройства на тиристорах и оптронах

Используя тиристор в качестве запоминающего элемента (ЗЭ), можно получить статическое запоминающее устройство (ЗУ). Интегральные ЗЭ выполняются, как правило, по схеме симметричного тиристорного триггера с перекрестными связями и дополнительным токоограничивающим резистором.

К достоинствам такого полупроводникового ЗУ в отличие от магнитного следует отнести то, что схема управления им может быть выполнена на потенциальных элементах [2].

Рассмотрим отдельную ячейку ЗУ на тиристорах, принципиальная схема которой приведена на рис. 7-1. Она содержит, помимо тиристоров, хранящих информацию, вспомогательные схемы: разрядные вентили выборки ячейки при считывании и разрядные вентили выборки ячейки при записи. Эти схемы непосредственного участия в хранении информации не принимают.

Диоды  $D1$  и  $D2$  вместе с резистором  $R_1$  образуют вентиль выборки ячейки при записи. Анод тиристора присоединен к одному из входов схемы «И», обеспечивающей считывание кода, хранимого ячейкой.

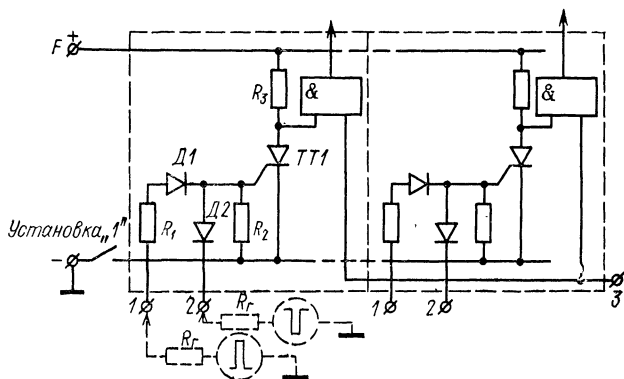


Рис. 7-1. Схема ЗУ на триодных тиристорах

Резистор  $R_3$  является нагрузкой  $TTI$  и выбирается из условий получения двух устойчивых рабочих состояний и расходования возможно меньшей мощности при заданном напряжении на шине, равным  $E$ , в режиме удержания тиристора в открытом (включенном) состоянии, т. е. в состоянии хранения нуля.

Принцип действия ячейки памяти состоит в следующем. После включения напряжения  $E$  все тиристоры выключены — установлено состояние «1» (*Установка «1»*). Диод  $D2$  при нуле напряжения на катоде шунтирует вход (переход УЭ — катод) тиристора и тем самым предотвращает включение его при поступлении на вход 1 кода записи нуля. При подаче на вход 2 (диод  $D2$ ) отрицательного сигнала выборки и единицы кода на входе 1 произойдет включение  $TT1$ . То же самое произойдет во всех разрядах ячейки, на входы 2 которых поступают сигналы выборки.

Для того чтобы усилитель записи не перегружался входами невыбранных элементов ячейки, последовательно с диодом  $Д1$  включен балластный резистор  $R_1$ .

При подаче на вход 3 сигнала считывания на выходе схем «И» получаем параллельный код хранимого числа. Заметим, что при считывании информации разрушения кода не происходит.

Операция стирания хранимой информации — *Установка «1»* — производится либо снятием напряжения  $E$ , либо уменьшением его до значения, при котором ток, протекающий через тиристор, станет меньше тока удержания.

Организация записи и считывания кода хранимой информации может отличаться от рассмотренной выше.

На рис. 7-2 показано ЗУ, в котором при стирании информации используется емкостная коммутация. Принцип действия такой схемы заключается в следующем. Для записи информации на входы разрядов подается код, например 101. Положительные импульсы тока включают тиристоры  $TT1$  и  $TT3$ . Конденсаторы  $C_1$  и  $C_3$  ( $C_1 = C_2 = C_3$ ) через резистор  $R_3$  и включенные тиристоры зарядятся до напряжения, приближающегося к  $E$ . Информация, хранимая ЗУ, считывается аналогично тому, как это показано на рис. 7-1.

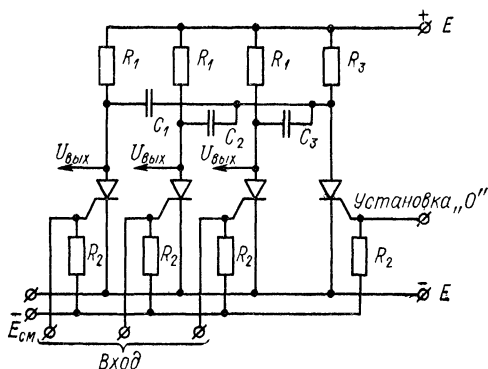


Рис. 7-2. Схема ЗУ с емкостной коммутацией при стирании

При необходимости стереть хранимую информацию подается положительный сигнал на вход *Установка «1»*. При этом включается тиристор  $TT4$ , а тиристоры  $TT1$  и  $TT3$  выключаются разрядом конденсаторов  $C_1$  и  $C_3$ , а конденсатор  $C_2$  зарядится до напряжения, приближающегося по значению к  $E$ . После окончания процессов разряда и заряда коммутрующих конденсаторов, и если резистор  $R_3$  удовлетворяет условию  $R_3 > E/I_{\text{удерж}}$ , тиристор  $TT4$  выключится, а конденсатор, в частности  $C_2$ , начнет разряжаться через резисторы  $R_3$  и  $R_1$  (в цепи анода  $TT2$ ).

Через выключающий тиристор  $TT4$  во время коммутации протекает значительный импульсный ток. Если принять, что  $R_3 > R_1$  и  $U_{\text{ост. } TT4} = 0$ , то при стирании кода, состоящего из нулей во всех  $n$  разрядах, импульсный ток тиристора достигнет максимального значения  $I_{\text{имп}} \approx \sum (E/R_1) \exp(-t/\tau)$ .

Для расчета коммутующей емкости пригодны формулы (6-8) и (6-9). Схема тиристорного ЗУ рассчитывается на основании материала, изложенного в предыдущих главах.

Выше рассматривались ЗЭ и устройства на тиристорах. Однако для этих целей можно с успехом использовать и однопереходные транзисторы, и ЛД (см. § 5-1).

Если по условию работы устройства допустимо разрушение хранимой информации при считывании, то можно предложить простой запоминающий элемент (рис. 7-3), содержащий запоминающий конденсатор и оптрон на однопереходном фототранзисторе. В рассматриваемой схеме чем выше добротность конденсатора и меньше ток утечки эмиттера, тем легче обеспечить более длительное хранение информации.

При записи информации в такой элемент на конденсатор  $C$  подается напряжение  $U_{BX}$ , нормированное значение которого должно удовлетворять условию  $(1 - \Delta\eta) \leq U_{BX}/(\eta'E) < 1$ . Здесь  $\eta'$  — коэффициент передачи, учитывающий сопротивления резисторов  $R_1$  и  $R_2$ ;  $\Delta\eta' = f(I_{BX})$  — изменение коэффициента передачи под воздействием входного тока  $I_{BX}$ , которое по абсолютному значению достигает или превосходит 20%  $\eta'$ .

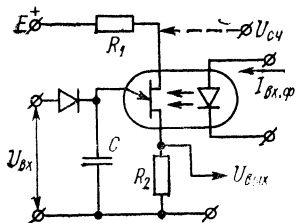


Рис. 7-3. Запоминающий элемент, использующий конденсатор и оптрон

При подаче на фотовход оптрона считывающего импульса тока  $I_{BX.ф}$  уменьшается коэффициент передачи. В этот момент, т. е. когда  $U_{BX} > U_{\Sigma}$ , на резисторе  $R_2$  появляется напряжение конденсатора  $C$  и начинается разряд конденсатора на этот резистор, т. е. происходит считывание информации —  $U_{ВЫХ}$  и ее разрушение. При отсутствии напряжения на конденсаторе  $C$  выходной сигнал также отсутствует.

Заметим, что при запертом эмиттерном переходе (или при нулевом напряжении на конденсаторе  $C$ ) на резисторе  $R_2$  наблюдается остаточное напряжение, вызванное межбазовым током, которое должно приниматься за нулевой уровень.

В рассмотренном запоминающем элементе (рис. 7-3) можно использовать как оптрон АОТ102, так и ОПТ типа КТ117. При этом условия записи и хранения информации сохраняются. Однако для считывания хранимой информации следует за короткое время снять с ОПТ напряжение  $E$ , например, через контакт реле.

Рассмотренные тиристорные ЗЭ можно выполнить не только на дискретных элементах, но и в виде интегральных микросхем. С таким же успехом для построения ЗЭ можно использовать тиристорные оптроны.

## 7-2. Реализация логических функций

Логические схемы могут быть построены на полупроводниковых и магнитно-полупроводниковых элементах. Наиболее просто логические элементы реализуются с помощью схем, выполненных на диодах и транзисторах.

В табл. 7-1 приведены типовые схемы, реализующие логические операции на основе различных полупроводниковых приборов, вклю-

Таблица 7-1

| Логическая операция                                     | Оптроны | Тиристоры | Транзисторы |
|---------------------------------------------------------|---------|-----------|-------------|
| Дизъюнкция («ИЛИ»)<br>$X_1 \vee X_2 = F$<br>(сложение)  |         |           |             |
| Конъюнкция («И»)<br>$X_1 \wedge X_2 = F$<br>(умножение) |         |           |             |
| Инверсия («НЕ»)<br>$\bar{X} = F$<br>(отрицание)         |         |           |             |

чая оптроны. Последние обеспечивают логическим схемам гальваническую развязку.

Логические схемы на тиристорах имеют существенное преимущество по сравнению с транзисторами, когда требуется большое усиление.

Схема, изображенная на рис. 7-4, а, может быть описана логическим уравнением  $F_1(X_1, X_2) = \overline{X_1} \vee \overline{X_2}$  с входными переменными  $X_1$  и  $X_2$  и реализует логическую операцию «ИЛИ» — «НЕ». При поступлении положительного сигнала на один из входов  $X_1$  или  $X_2$  включается тиристор и на его аноде напряжение уменьшится примерно от  $E$  до  $U_{ост}$  ( $E \gg U_{ост}$ ). В нагрузке  $R_H$  появится ток  $I_H > (E - U_{ост})/R_H$  ( $I_H \gg I_{YT}$ ).

Схема, изображенная на рис. 7-4, б, описывается логическим уравнением  $F_2(X_1, X_2) = \overline{X_1 \wedge X_2}$  с входными переменными  $X_1$  и  $X_2$ . Эта схема реализует логическую операцию «И» — «НЕ».

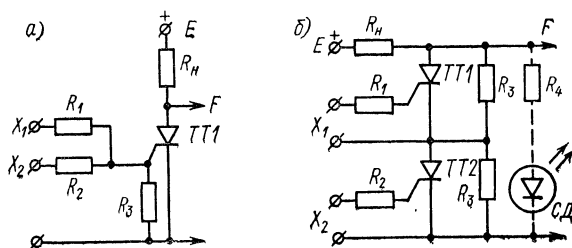


Рис. 7-4. Принципиальные схемы логических элементов на ТТ: а — «ИЛИ»—«НЕ»; б — «И»—«НЕ» с оптическим отображением информации

При поступлении на оба входа положительных сигналов  $X_1$  и  $X_2$  произойдет включение тиристоров  $TT1$  и  $TT2$ . Тем самым изменится выходное напряжение примерно от  $E$ , точнее  $E \cdot 2R_3 / (2R_3 + R_H)$ , до  $2U_{ост}$ . В нагрузке  $R_H$  появится ток  $I_H = (E - 2U_{ост})/R_H$ .

Если появится только один импульс на одном из входов, то напряжение  $E$  полностью упадет на одном из резисторов  $R_3$ , так как выполняется условие  $R_H \ll R_3$ .

Использование тиристоров, работающих в двустабильном режиме, означает, что схемы рис. 7-4 приобрели новое важное свойство — запоминание поданной на ее вход комбинации входных сигналов. Исключить запоминание информации схемой можно двояким образом: либо выбором тока нагрузки, согласно условию  $I_H < I_{удерж}$ , либо выбором импульсного или переменного напряжения для питания логической схемы (табл. 7-1).

На рис. 7-5 дан вариант схемы, реализующей логическую операцию «И»—«НЕ». В этой схеме при отсутствии на входе хотя бы одного из сигналов диодами  $D1$  и  $D2$  блокируется управляющий переход тиристора и последний не включается. При поступлении на оба входа положительных сигналов  $X_1$  и  $X_2$  запираются диоды  $D1$  и  $D2$ , а тиристор включается током, протекающим по цепи: резистор  $R_1$ , диод  $D3$ , входное сопротивление  $TT1$ , равное  $R'_{вх}$ .

При этом напряжение на аноде тиристора упадет примерно от  $E$  до  $U_{\text{ост}}$ . В нагрузке появится ток  $I_H = (E - U_{\text{ост}})/R_H$ .

Напряжение  $U_a$  в точке  $a$  (рис. 7-5), равное

$$U_a = [E (r_d + R'_{\text{вх}})] : (R_1 + r_d + R'_{\text{вх}}),$$

должно быть равно напряжению  $U_y$ , необходимому для включения ТТ. Здесь  $r_d$  — сопротивление диода ДЗ.

Очевидно, что для нормальной работы логической схемы напряжения  $U_{X1}$  и  $U_{X2}$  на входах  $X_1$  и  $X_2$  должны удовлетворять условию:  $U_{X1} = U_{X2} > U_a$ .

В рассмотренных выше логических схемах функцию инверсии («НЕ») выполняли тиристоры.

Если на выходе логической схемы (рис. 7-5) параллельно ТТ1 подключить цепочку из  $CD$  и резистора  $R_3$ , то наряду с электрическим получим оптический выходной сигнал. Резистор  $R_3$  выбирается из условия  $[E/(R_H + R_3)] \leq I_{\text{сд, макс}}$ . Следует заметить, что аналогичным образом можно модернизировать и другие логические схемы с целью получить оптический выходной сигнал.

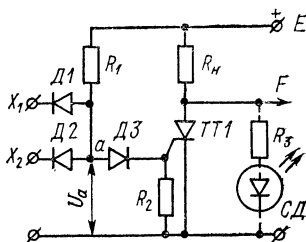


Рис. 7-5. Логический элемент «И»—«НЕ» с оптическим отображением информации

### 7-3. Реализация логических операций на магнитно-тиристорных элементах

Использование ЗТ с определенными параметрами позволяет создать магнитно-тиристорные логические схемы [6].

Логический элемент (рис. 7-6, а) содержит ЗТ и трансформатор на сердечнике с ППГ. Эта схема реализует операцию «ИЛИ» и может быть описана логическим уравнением  $F_3(X_1, X_2) = X_1 \vee X_2$  с входными параметрами  $X_1$  или  $X_2$ .

Рассмотрим устройство и принцип действия схемы. Здесь как элемент памяти использован ЗТ, в анодную цепь которого включена нагрузка в виде входных обмоток трансформаторов аналогичных каскадов. Параллельно нагрузке и ЗТ включен накопительный конденсатор  $C$ , который заряжается через резистор  $R$ . Его сопротивление выбирается из условия обеспечения двух устойчивых состояний тиристора и должно удовлетворять неравенству  $R < E/I_{\text{удерж}} - R_H$ , где  $R_H$  — сопротивление нагрузки.

Емкость  $C$  выбирается из условия обеспечения длительности амплитуды импульса, необходимой для запираания тиристора по УЭ, причем

$$i_H(t) \approx (E/L_H) t \exp(-t/\tau_1),$$

где  $L_H$  — индуктивность нагрузки;  $\tau_1 = 2L_H/R_H$ .

При подаче импульса записи кода «1» на любой из входов  $X_1$  или  $X_2$  на управляющем переходе ЗТ возбуждается отрицательный импульс, который выключает ЗТ при условии:  $I_{\text{пр}} \approx I_{\text{удерж}}$ . Время запираания определяет длительность импульса.

Запись «1» должна производиться в тот момент времени, когда отсутствует тактовый импульс  $I_{сч}$  (рис. 7-6, а).

Коду записи «0» соответствует состояние элемента, при котором  $ЗТ$  включен. Такое состояние элемент приобретает в результате считывания информации тактовым импульсом, при поступлении его на тактовую обмотку. Возникающий при этом на управляющей обмотке положительный импульс включает  $ЗТ$ , начинается разряд конденсатора  $C$  и формирование выходного импульса.

Выходной импульс в нагрузке появится с некоторой задержкой относительно тактового импульса. Задержка вызвана, во-первых, задержкой включения  $ЗТ$  и, во-вторых, наличием индуктивности в цепи разряда конденсатора  $C$ .

Для более устойчивой работы элемента в [6] рекомендуется обеспечить аperiodический разряд емкости  $C$ . Это достигается при выполнении условия

$$(R_H RC + L_H)^2 = 4RCL_H (R_H + R).$$

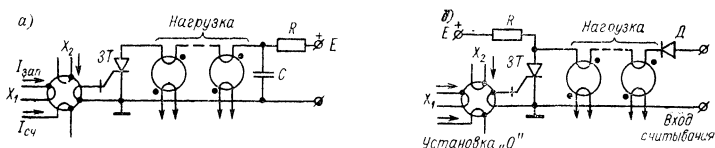


Рис. 7-6. Магнитно-тиристорный элемент «ИЛИ»: а — однотактный б — двухтактный

Максимальная частота следования тактовых импульсов определяется из соотношения  $f_{т. макс} \approx (\tau_1 + \tau_{зар})/3$ , где  $\tau_{зар} = RC$ .

Логическая операция «И» может быть реализована путем последовательного включения  $ЗТ$  в цепь нагрузки.

Схема двухтактного магнитно-тиристорного логического элемента, реализующего операцию «ИЛИ», изображена на рис. 7-6, б. При записи кода «1» на вход  $X_1$  или  $X_2$  подается импульс. Возникающий при этом положительный сигнал на выходной обмотке включает  $ЗТ$ . Включенное состояние  $ЗТ$  поддерживается током  $I = (E/R) > I_{удерж}$ . Считывание этого состояния производится во втором такте импульсом, подаваемым на *Вход считывания* (может производиться многократно). С появлением этого импульса течет ток по цепи: диод  $D$ , нагрузка, включенный тиристор.

Коду записи «0» соответствует состояние элемента, при котором  $ЗТ$  выключен. При подаче сигнала на вход *Установка «0»* возникает отрицательный сигнал, выключающий  $ЗТ$ .

## 7-4. Стробящие схемы с коррекцией

Последовательность синхронизирующих импульсов, поступающих через вентиль на цифровую схему, должна начинаться одновременно с передним фронтом первого и заканчиваться одновременно с задним фронтом последнего импульса. Выполнение этих требований обеспечит правильную работу последующих функциональных

блоков. Этим требованиям отвечает схема (рис. 7-7) [2]. Схема начинает работать после ручного включения стробирующего переключателя  $Kл$ , но клапан открывается не сразу. Активные элементы транзистор  $T1$   $n-p-n$ -типа и тиристор  $TT1$  включены последовательно, образуя схему, которая открывается при одновременном появлении импульса на входе каждого из них.

Пусть на входе  $I$  имеется непрерывная последовательность прямоугольных импульсов, например с плеча триггера. Вход схемы начинается с дифференцирующей цепи, содержащий конденсатор  $C_1$  и резистор  $R_1$ . Если в момент замыкания цепи ключом  $Kл$  на входе присутствует импульс, то клапан останется закрытым. Это объясняется тем, что напряжение на резисторе  $R_1$  упадет к этому времени и будет недостаточным для включения  $TT1$ .

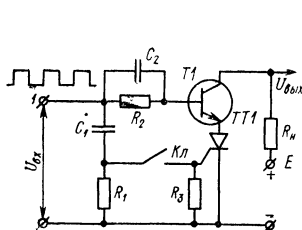


Рис. 7-7. Вентильная схема с коррекцией импульсов

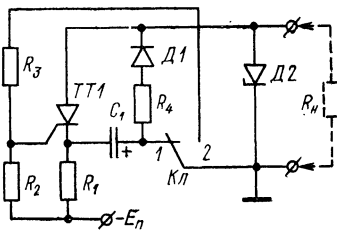


Рис. 7-8. Схема генерирования логических сигналов, не реагирующая на вибрацию контактов

С приходом переднего фронта следующего импульса на резисторе  $R_1$  появится напряжение  $U_{R1} = U_{спр}$ , тиристор  $TT1$  открывается и транзистор  $T1$  входит в состояние насыщения. При этом напряжение на коллекторе транзистора  $T1$  падает с  $+E$  до уровня остаточного напряжения насыщенного транзистора и включенного тиристора, формируя тем самым передний (отрицательный) фронт импульса на выходе схемы. Напряжение на коллекторе транзистора  $T1$  не изменяется до тех пор, пока напряжение импульса на базе не возвратится к нулю, что, в свою очередь, приведет к запирающему транзистора и выключению тиристора.

В течение времени, пока ключ  $Kл$  замкнут, каждый следующий входной синхронизирующий импульс открывает тиристор  $TT1$ , транзистор  $T1$  и формирует на его коллекторе отрицательный импульс.

Если теперь ключ  $Kл$  разомкнется в момент времени, когда на входе присутствует импульс, то работа схемы мгновенно не прекращается, а продолжается до окончания импульса.

Расчет данной схемы не представляет затруднений и сводится, во-первых, к выбору транзистора и тиристора, во-вторых, к определению напряжения источника питания  $U_{вых} = E - \sum U_{ост}$  и, в-третьих, к расчетам дифференцирующей цепи ( $R_1, C_1$ ), обеспечивающей включение  $TT1$ , и базовой цепи транзистора ( $C_2, R_2$ ).

При генерировании логических сигналов с помощью контактов (кнопок или ключей) могут возникнуть ложные пусковые сигналы

вследствие вибрации контактов. Чтобы исключить влияние вибрации контактов, надо с помощью ключа вначале включить тиристор.

Одна из возможных тиристорных схем, предназначенных для генерирования логических сигналов, показана на рис. 7-8. Обычно для подавления влияния вибрации контактов применялись триггеры или ждущие мультивибраторы. Однако использование для этих целей тиристорных схем выгодно тем, что в состоянии покоя они практически не потребляют тока.

Если в схеме ключ  $Kл$  перевести в положение 1, то при наличии питания конденсатор  $C_1$  через резистор  $R_1$  зарядится до напряжения —  $E_{п}$ . После перевода ключа  $Kл$  в положение 2 тиристор  $TT1$  включится и останется в этом положении независимо от вибрации контактов. Включение тиристора  $TT1$  достигается тем, что с делителя на резисторах  $R_2$  и  $R_3$  на УЭ, относительно катода, подается положительное управляющее напряжение, равное  $U_{спр}$ .

Когда тиристор  $TT1$  перейдет в проводящее состояние, то конденсатор  $C_1$  разрядится по цепи: резистор  $R_4$ , диод  $Д1$ , включенный тиристор  $TT1$ . Стабилитрон  $Д2$  служит для ограничения напряжения, подаваемого в нагрузку.

Если теперь ключ  $Kл$  перевести в положение 1, то конденсатор  $C_1$  образует цепь, которая шунтирует тиристор. В результате этого ток тиристора  $I_{пр}$  мгновенно уменьшится и если удовлетворяется неравенство  $I_{пр} < I_{удерж}$ , то  $TT1$  выключится и остается в этом состоянии, поскольку цепь УЭ отключена. В таком состоянии схемы диод  $Д1$  предотвращает возможность заряда конденсатора  $C_1$  через нагрузку. Следовательно, возможность генерации ложного сигнала в данной схеме исключена. Расчет данной схемы ведется обычным путем и сводится к выбору элементов и определению их режимов, обеспечивающих нормальную работу устройства.

## 7-5. Повторители импульсов с усилением мощности

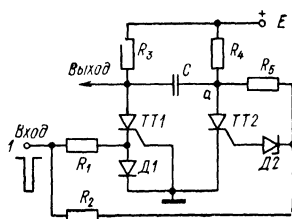
Рассмотрим предложенную В. В. Поповым (МЭИ) тиристорную схему повторителя<sup>1</sup> (рис. 7-9), выполненную на основе параллельного инвертора, которая позволяет усилить отрицательный импульс, поступающий на вход 1, без изменения его длительности. Схема работает следующим образом. При включении питания напряжение в точке  $a$  схемы поднимется выше напряжения пробоя стабилитрона  $Д2$  и напряжения управления тиристором  $U_y$ , что приводит к включению тиристора  $TT2$ . Ток в цепи УЭ тиристора  $TT2$  течет до момента его включения. После включения  $TT2$  потенциал на его аноде понизится до  $U_{ост}$ . В связи с этим стабилитрон  $Д2$  выключится, а конденсатор  $C_1$  зарядится до напряжения, равного  $E - U_{ост}$ . Тиристор  $TT1$  после подачи напряжения питания остается выключенным.

Если теперь на вход 1 подать отрицательный импульс, то тиристор  $TT1$  включится, а вслед за этим выключится тиристор  $TT2$  за счет разрядного тока конденсатора  $C_1$ . Потенциал точки  $a$  при этом снижается настолько, что стабилитрон  $Д2$  не может включиться и, следовательно, тиристор  $TT2$  также не включится. По окончании

<sup>1</sup> Авт. свид. СССР № 185563, кл. 42 m, 14, МПК G06f, БОИ, 1966, № 17.

входного импульса потенциал точки  $a$  вновь поднимается, при этом тиристор  $ТТ2$  включается, а тиристор  $ТТ1$  выключается (разрядом конденсатора  $C_1$ ). Таким образом, схема приходит в исходное состояние, а на аноде тиристора  $ТТ1$  формируется мощный отрицательный импульс, по длительности равный входному сигналу.

Рис. 7-9. Принципиальная схема тиристорного повторителя импульсов с усилением мощности



Рассмотрим более простые схемы с фронтами импульсов порядка 1—3 мкс. На рис. 7-10,  $a$  приведена схема усилителя-повторителя с использованием  $n-p-n$ -транзистора и  $ЗТ$ . Повторитель сохраняет выходной сигнал пока на входе присутствует сигнал входа.

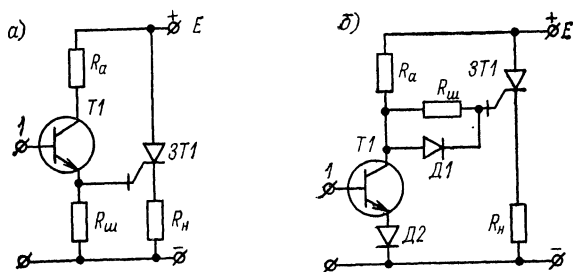


Рис. 7-10. Схемы усилителей входных импульсов:  $a$  — повторителя;  $б$  — инвертора

После снятия входного сигнала  $ЗТ1$  запирается током, протекающим через резистор  $R_{ш}$ , который выбирается из условия  $I_{зап} \gg (E - U_{ост})/R_{ш}$ . За счет включения транзистора в схему коэффициент усиления по току увеличивается в  $\beta$  раз.

На рис. 7-10,  $б$  приведена схема усилителя-инвертора. В отсутствии входного сигнала на клемме 1 тиристор  $ЗТ1$  включен за счет тока управления, протекающего по цепи: резисторы  $R_a$ ,  $R_{ш}$ ,  $R_n$  и входное сопротивление  $ЗТ1 - R_{вх. зт}$ . После подачи входного импульса и насыщения транзистора  $T1$  выключается  $ЗТ1$  за счет тока запирающего  $I_{зап}$ , протекающего через резистор  $R_{ш}$ , насыщенный транзистор  $T1$  и диод  $Д2$ .

# ГЛАВА ВОСЬМАЯ

## ИМПУЛЬСНЫЕ ФУНКЦИОНАЛЬНЫЕ УСТРОЙСТВА

### 8-1. Генераторы тактовых импульсов

Известны различные схемы генераторов тактовых импульсов (ГТИ), где для формирования мощных импульсов используются ТТ и ОПТ (гл. 4).

Для накопления энергии в этих генераторах используются либо конденсаторы, либо катушки индуктивности. Схемы, в которых используются конденсаторы, имеют малый КПД (до 50%), в отличие от схем, использующих для этой цели индуктивность.

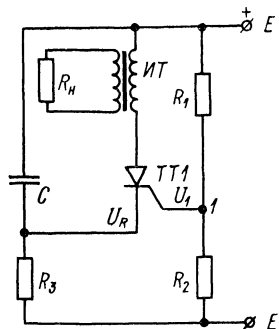


Рис. 8-1. Принципиальная схема низкочастотного генератора тактовых импульсов с  $RC$ -контуром

В качестве простейшей релаксационной схемы рассмотрим схему низкочастотного генератора на ТТ (рис. 8-1). После подачи напряжения питания конденсатор  $C$  начнет заряжаться и поэтому напряжение  $U_R$  на резисторе  $R_3$  будет уменьшаться по экспоненте. Когда модуль напряжения достигнет значения  $U_R \leq U_1 - U_{спр}$ , тогда включится тиристор  $ТТ1$  и начнется разряд конденсатора  $C$  через обмотку импульсного трансформатора  $ИТ$  и  $ТТ1$  на сопротивление нагрузки  $R_n$ . Поскольку в схеме генератора удовлетворяется неравенство  $E/R_3 < I_{удерж}$ , то после разряда конденсатора тиристор  $ТТ1$  выключится и цикл заряда конденсатора повторится. Периодичность колебания определяется выражением  $T = -R_3 C \ln \eta$ , где  $\eta = R_2/(R_1 + R_2)$ .

Выходное импульсное напряжение генератора снимается с обмотки  $ИТ$ , а пилообразное напряжение — с катода  $ТТ1$ . При определении параметров элементов схемы ГТИ можно использовать следующие соотношения:  $R_3 \gg R_2$ ;  $E - U_{ост}/I_{пр} < R_3$ ;  $R_3 = R_1 \parallel R_2$ ;  $R_1 = R_3/\eta$ ;  $R_2 = R_3/(1 - \eta)$ .

Наряду с генераторами однополярных импульсов находят применение и генераторы двухполярных импульсов. Принципиальная схема низкочастотного ГТИ рассмотрена в [2]. В основу работы генератора двухполярных импульсов положен разряд конденсатора через тиристор на два нагрузочных сопротивления, подключенных к общей клемме источника питания.

### 8-2. Ждущие мультивибраторы

В качестве спусковых схем предлагаются ждущие мультивибраторы: с оптической связью по входу (рис. 8-2, а), режим работы которого основывается на использовании одной устойчивой рабочей точки на участке ВАХ фототиристора; с электрической связью

по входу и с использованием двух полупроводниковых приборов с отрицательным сопротивлением (рис. 8-2, б); с электрической связью по входу, в схеме которого использованы ОПТ, запираемый  $3T1$  и триодный  $TT1$  тиристоры (рис. 8-2, в).

Мультивибратор (рис. 8-2, а) вводится в действие запускающим импульсом, подаваемым на фотовход оптрона. С момента включения  $\Phi T$  начинается заряд конденсатора  $C_1$ . При этом за время включения самого  $\Phi T$  формируется передний фронт импульса, генерируемого ждущим мультивибратором.

Анодный ток  $I_a$  включенного тиристора удовлетворяет условию  $I_R + I_C > I_{\text{выкл}}$ , где  $I_R = E_{\text{п}}/R_1 < I_{\text{выкл}}$  — активная составляющая анодного тока включенного  $\Phi T$ ;  $I_C$  — ток разряда конденса-

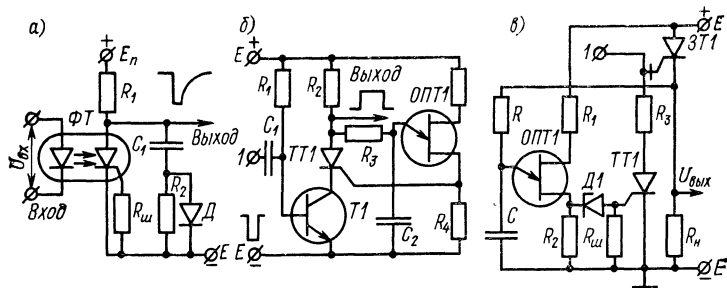


Рис. 8-2. Ждущие мультивибраторы

тора  $C_1$ , протекающий через включенный  $\Phi T$ , амплитуда которого в начальный момент времени ( $t_p = 0$ ) равна  $I_{C \text{ макс}} = U_{C1 \text{ макс}}/R_2 \approx E_{\text{п}}/R_2$ .

Формирование вершины генерируемого импульса начинается с момента включения  $\Phi T$  и заканчивается с выключением  $\Phi T$ . Выключение  $\Phi T$  наступает в момент времени, когда  $I_R + I_C < I_{\text{выкл}}$ .

Как только выключится  $\Phi T$ , начинается заряд конденсатора  $C_1$  с постоянной времени  $\tau_3 = R_1 C_1$  и, следовательно, формирование заднего фронта генерируемого импульса.

Напряжение на конденсаторе  $C_1$  и, следовательно, на аноде  $\Phi T$  достигнет значения  $0,95 E_{\text{п}}$  за время  $t_3 = 3 R_1 C_1$ .

Заметим, что время разряда конденсатора  $t_p$ , в течение которого формируется вершина импульса, является функцией многих параметров схемы, т. е.  $t_p = f(R_2, C_1, I_R, I_{\text{выкл}})$ .

Для того чтобы сделать независимыми постоянные времени заряда и разряда конденсатора  $C_1$ , в схему введен диод  $D$ . Регулируя сопротивление резистора  $R_2$ , можно плавно изменять длительность импульса.

Недостаток рассматриваемой схемы мультивибратора в нестабильности длительности импульса, которая вызвана колебаниями тока выключения (технологический разброс, воздействие температуры на полупроводниковую структуру прибора). Для повышения (в ограниченных пределах) или регулирования тока выключения  $\Phi T$  или  $ТТ$  (когда схема мультивибратора выполнена на триодном тиристоре) можно рекомендовать включать между вспомога-

ным УЭ и катодом шунтирующий резистор  $R_{ш}$  с регулируемым сопротивлением, имея в виду, что при  $R_{ш} \rightarrow 0$  ток выключения максимален, или включать источник отрицательного смещения с регулируемым напряжением [2].

Изложенный принцип работы ждущего мультивибратора на тиристорном оптроне позволяет предложить следующий порядок приближенного расчета схемы, основанный на приведенных ранее соотношениях.

Согласно первому условию выбранное напряжение  $E_{п}$  на аноде затемненного ФТ должно удовлетворять неравенству  $E_{п} \leq U_{пр. макс} < U_{выкл. 0}$ , где  $U_{выкл. 0}$  — напряжение включения ФТ оптрона в отсутствии светового потока.

Вторым условием правильной работы схемы в ждущем режиме является соблюдение неравенства  $E_{п}/R_1 < I_{выкл.}$ .

Третье условие, определяющее момент выключения ФТ, будет  $I_C(t_p) < I_{выкл.} - I_R$ .

Полагая при расчете схемы  $I_R = 0,5I_{выкл.}$ , получим  $I_C(t) < 0,5I_{выкл.}$ . Учитывая технологический разброс параметра  $I_{выкл.}$ , а также зависимость его от температуры, для упрощенного расчета  $t_p$  примем, что ФТ выключится в момент, когда ток разряда конденсатора достигнет  $0,4I_{выкл.}$ , т. е.  $I_C(t_p) \approx 0,4I_{выкл.}$  или в развернутом виде

$$(E_{п}/R_2) \exp[-t_p/(R_2C_1)] = 0,4I_{выкл.}$$

Откуда находим время разряда

$$t_p = -R_2C_1 \ln(0,4I_{выкл.}R_2/E_{п}).$$

Это уравнение справедливо при условии, что  $(0,4I_{выкл.}R_2/E_{п}) < 1$ .

При расчете, установив фактическое значение тока  $I_{выкл.}$  и задаваясь значением  $E_{п}$ , легко определить (по последнему неравенству) предельное значение резистора  $R_2$ .

Амплитуда выходного импульса напряжения определяется по формуле  $U_{вых} = E_{п} - U_{ост.}$  Нестабильность этого напряжения вызывается изменением остаточного напряжения  $U_{ост.}$  включенного ФТ, в связи с изменением анодного тока  $I_a$  за время  $t_p$ . Учитывая, что  $U_{ост.} = U_0 + R_{нас}I_a$ , а сопротивление насыщения  $R_{нас}$  (см. § 3-2) ФТ слишком мало по сравнению с сопротивлением резистора  $R_1$ , в ряде случаев можно пренебречь этими изменениями.

Предельная частота, с которой может устойчиво работать ждущий мультивибратор, обратно пропорциональна сумме трех составляющих: времени включения ФТ —  $t_{вкл.}$ ; времени разряда конденсатора  $C_1$  —  $t_p$ ; времени заряда конденсатора  $C_1$  —  $t_z$ .

Рассмотрим одну из возможных схем ждущего мультивибратора (рис. 8-2, б), построенную на двух полупроводниковых приборах с отрицательным сопротивлением (ТТ и ОПТ). В исходном состоянии после подачи питающего напряжения  $E$  в цепи базы транзистора  $T1$  потечет прямой ток, равный  $I_B = E/R_1$ . Сопротивление коллекторной нагрузки транзистора  $T1$  зависит от состояния тиристора  $TT1$ : при выключенном  $TT1$  оно очень велико, при включенном — практически определяется сопротивлением резистора  $R_2$ . Заметим, что транзистор  $T1$  будет насыщен независимо от состояния тиристора

*ТТ1*, если выполняется неравенство  $R_2 \geq R_1/\beta$ , где  $\beta$  — коэффициент усиления по току транзистора *Т1*. Следовательно, катод тиристора *ТТ1* будет связан с корпусом схемы через малое сопротивление насыщенного транзистора *Т1*. Напряжение на резисторе  $R_4$ , определяемое равенством  $U_0 = ER_4/(R_4 + R_{B1B2})$ , оказывается недостаточным для включения *ТТ1*. Тиристор не включится и напряжение на его аноде будет близким к напряжению источника питания  $E$ .

При этом конденсатор  $C_2$  начнет заряжаться от источника питания  $E$  через резисторы  $R_2$  и  $R_3$ . Когда напряжение  $U_{C2}$  на конденсаторе достигнет значения  $U_{Э. макс}$ , *ОПТ1* включится и начнется разряд конденсатора  $C_2$  на резистор  $R_4$ , создавая положительный импульс напряжения  $U_{R4} \geq U_{спр}$ , который по цепи УЭ включит тиристор *ТТ1*.

После включения *ТТ1* его анодный ток определяется равенством  $I_{пр} = E_{п}/R_2$ . Если резистор выбрать так, чтобы  $I_{пр} > I_{выкл}$ , то схема перейдет в устойчивое состояние. Таким образом после одного цикла срабатывания *ОПТ1* схема перейдет в устойчивое состояние, в котором транзистор *Т1* насыщен, тиристор *ТТ1* включен, а *ОПТ1* выключен. Напряжения на эмиттере *ОПТ1*, времязадающем конденсаторе  $C_2$  и на выходе схемы зависят от напряжения  $E$  и остаточного напряжения  $U_{ост}$  на аноде тиристора.

Поступающий на вход *1* запускающим импульс отрицательной полярности запирает транзистор *Т1* и выключает тиристор *ТТ1*. Напряжение на аноде *ТТ1* возрастает и конденсатор  $C_2$  начинает заряжаться. Через время  $t$ , определяемое равенством

$$t \approx (R_2 + R_3) C_2 \ln [(1 - U_{ост}/E_{п}) : (1 - \eta)],$$

напряжение  $U_{C2}$  достигнет  $U_{Э. макс}$ , после чего включается *ОПТ1* и вырабатывается импульс, который включает тиристор *ТТ1*. Схема возвращается в исходное состояние. Выходной импульс длительностью  $t$  и с амплитудой, близкой к  $E$  (при  $R_3 \gg R_2$ ), снимается с анода тиристора.

Рассмотрим схему одновибратора (рис. 8-2, в), в которой использованы три полупроводниковых прибора с отрицательным сопротивлением [16]. В исходном состоянии тиристор *ЗТ1* схемы заперт, напряжение на его катоде отсутствует и, следовательно, приборы *ОПТ1* и *ТТ1* заперты. В таком состоянии мощность, потребляемая схемой, определяется током утечки *ЗТ1* и током, протекающим через *ОПТ1* и резисторы  $R_1, R_2$ . При поступлении на вход *1* управляющего импульса включается тиристор *ЗТ1*. Напряжение на катоде *ЗТ1* возрастает скачком до значения  $E - U_{ост. ЗТ}$  и с этого момента начинается заряд конденсатора  $C$  через резистор  $R$ . Когда напряжение на конденсаторе достигнет  $U_{ср}$ , то включится *ОПТ1* и начнется разряд конденсатора  $C$  на резистор  $R_2$  и управляющую цепь тиристора *ТТ1*. Последний включается и выключает *ЗТ1*, шунтируя его УЭ на землю. Стабилитрон *Д1* в схеме исключает возможность включения тиристора *ТТ1* межбазовым током запертого *ОПТ1*.

Длительность выходного импульса одновибратора зависит от постоянной времени  $RC$ , напряжения питания  $E$ , напряжения срыва *ОПТ1* —  $U_{ср}$ . Расчет схемы одновибратора базируется на материалах, изложенных в предыдущих главах.

### 8-3. Контрольно-индикаторные и пороговые устройства

Совместное использование светоизлучающих диодов (СД) и оптронов позволяет создавать функциональные устройства с различными характеристиками и параметрами. Рассмотрим возможные пути создания таких устройств на отдельных примерах контрольно-измерительных схем.

Для контроля за током  $I_M$ , потребляемым нагрузкой  $I_H < I_{H, \text{ном}}$  или  $I_H > I_{H, \text{ном}}$  используем пороговую схему (рис. 8-3, а). Работает такое устройство следующим образом. Когда в цепи нагрузки ток падает ниже определенного значения, то сигнал, снимаемый с резистора  $R_1$  для управления пороговым оптроном ОП1, выводит из насыщения фототранзистор и через транзистор Т1 включает

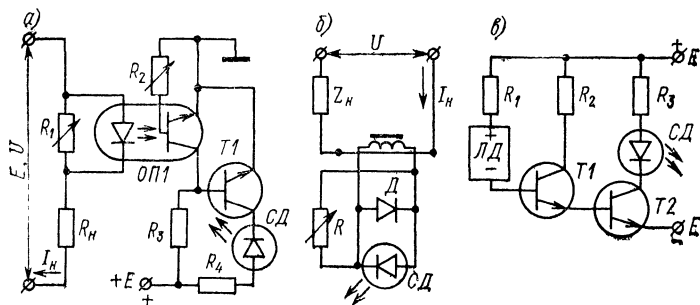


Рис. 8-3. Контрольно-пороговые индикаторы тока и напряжения

СД — световую индикацию критического падения тока. При настройке такой схемы необходимо подобрать резисторы  $R_1$  и  $R_2$ . Аналогичным образом можно построить устройство индикации критического повышения тока в нагрузке, например путем добавления схемы «НЕ».

Однако заметим, что токовый шунт в схеме на рис. 8-3, а при контроле большого тока будет рассеивать значительную мощность. Более эффективным индикатором нагрузки, чем токовый шунт, будет трансформатор тока. Именно такой индикатор тока нагрузки с защитой от перегрузки показан на рис. 8-3, б. Когда ток в контролируемой цепи возрастет и станет больше наперед заданного значения, ленточный тороидальный сердечник войдет в насыщение и ток во вторичной обмотке, питающей СД, установится на допустимом уровне. Дiode  $D$ , шунтирующий СД, необходим для защиты последнего от высоких обратных напряжений.

Как известно, яркость СД возрастает по мере роста тока. Повысить чувствительность индикатора тока можно путем увеличения числа витков первичной обмотки трансформатора тока. Смещать порог срабатывания индикатора можно путем регулировки сопротивления резистора, шунтирующего СД. Индикатор на трансформаторе тока обеспечивает защиту СД от сгорания при аварийных режимах в цепи.

Применив в качестве порогового устройства составной ЛД (см. § 2-3), можно выполнить простое и стабильное реле, реагирующее на снижение напряжения питания ниже допустимого. Пример выполнения схемы сигнализатора снижения напряжения показан на рис. 8-3, в. Схема индикатора напряжения работает следующим образом. ЛД, включенный между коллектором и базой транзистора  $T1$ , изменяет свой ток при изменении питающего напряжения (см. рис. 2-3, а). При снижении напряжения  $E$  ниже допустимого ЛД переключится и через него в базу транзистора  $T1$  потечет ток. Транзисторы  $T1$  и  $T2$  отойдут, СД начнет светиться.

Для питания газоразрядных цифровых индикаторов требуется высокое напряжение, около 200 В. Для управления таким индикатором удобно использовать тиристорные оптроны типа АОУ103Б или АОУ103В.

Схема управления газоразрядным цифровым индикатором

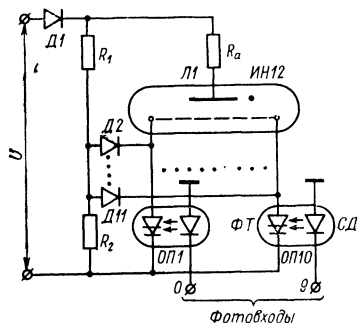


Рис. 8-4. Схема управления цифровым газоразрядным индикатором

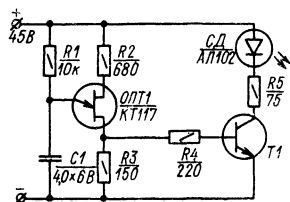


Рис. 8-5. Принципиальная схема экономичного индикатора

показана на рис. 8-4. При подаче сигнала управления на СД оптрона загорается соответствующая цифра индикатора, а после снятия сигнала тиристор выключается и цифра гаснет. Делитель на резисторах  $R_1$  и  $R_2$  совместно с диодами  $D2—D11$  (по диоду на каждый разряд) создает на катоде цифрового индикатора потенциал ниже напряжения зажигания и одновременно поддерживает напряжение на аноде тиристора каждого оптрона ниже допустимого ( $U_{пр. макс}$ ).

Потребляемый ток СД составляет десятки миллиампер. Поэтому определенную ценность для устройств с автономным питанием представляет схема экономичного импульсного индикатора. Схема такого индикатора с использованием СД типа АЛ102 приведена на рис. 8-5. Максимальное значение потребляемого СД импульсного тока составляет около 20 мА. Однако за счет выбранной скважности, с которой работает транзистор  $T1$ , средний ток, потребляемый от источника питания, можно свести к 1 мА. Как известно, временные параметры импульса зависят от значений  $R_1$  и  $C_1$ , подбором которых можно установить необходимый режим работы СД данного светового индикатора.

Пороговые устройства (ПУ) на ЛД можно разбить на два класса — пассивные и активные. Первые характеризуются простотой, экономичностью, значительным гистерезисом и большим значением пороговых напряжений, вторые — широкими функциональ-

ными возможностями, широким диапазоном гистерезиса и средним быстродействием.

Активные ПУ используются в случаях, когда значение пороговых напряжений должны быть невелики (нуль-органы), или когда гистерезис ПУ должен быть мал при сохранении высоких значений пороговых напряжений. Такие устройства содержат быстродействующий операционный усилитель ОУ и ЛД, включенный на его выходе или в цепи обратной связи.

На рис. 8-6, а показана схема простейшего ПУ или пороговой цепочки. При некотором входном напряжении  $U'_{вх} > 0$  линия нагрузки 1 пересечет ВАХ в точке А. Все напряжение распределится между ЛД ( $U_{ЛД}$ ) и балластным резистором  $R_6$  ( $U_{R6}$ ). С увеличением напряжения  $U_{вх}$  рабочая точка А перемещается вверх по выходящему участку ВАХ. При этом ток в цепи в начале возрастает и, достигнув максимума, начнет уменьшаться, а рабочая точка переходит

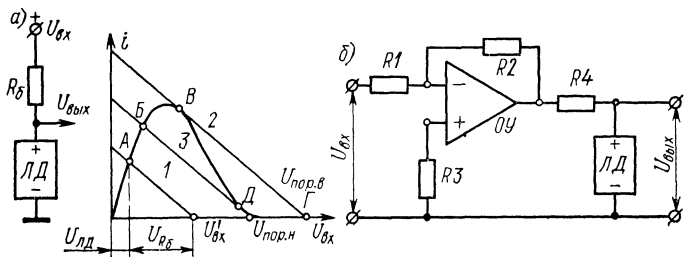


Рис. 8-6. Пороговые устройства на ЛД: а — пассивное; б — активное

на участок с отрицательным сопротивлением. Когда будет выполнено условие  $|R_{диф}| = R_6$ , произойдет переключение, и рабочая точка В скачком, по нагрузочной линии 2, переместится в точку Г.

После запираания ЛД будем иметь  $U_{ЛД} \approx U_{вх}$  и  $I_{БХ} \approx 0$ . Когда входное напряжение начнет уменьшаться, то рабочая точка Г сместится влево. Переключение схемы произойдет в точке Д, когда будет достигнуто равенство  $|R_{диф}| = R_6$ . Рабочая точка по нагрузочной линии 3 скачком переместится в точку Б. Следовательно, пороговая цепочка имеет два устойчивых состояния: в точках Г и А. Эти точки соответственно характеризуются двумя пороговыми напряжениями: верхний порог —  $U_{пор.в}$  (на ЛД высокий уровень напряжения); нижний порог —  $U_{пор.н}$  (на ЛД низкий уровень напряжения). Оба порога нестабильны, они меняются при изменении окружающей температуры и могут иметь различные ТКН. С увеличением значения  $R_6$  ТКН верхнего порога уменьшается, а нижнего увеличивается. Для устойчивой работы пороговой цепочки необходимо, чтобы в заданном интервале температур соблюдалось условие:

$$|R_{диф. мин}| < R_6 < (U_{пор.в} - U_{пик})/I_{пик}.$$

Схема активного ПУ показана на рис. 8-6, б. Необходимым условием работы схемы является неравенство  $U_{пор.в} < U_{вых. макс.}$

При достижении входным напряжением значения  $U_{вх.1} = U_{пор.в}/K_y$  выходное напряжение  $OU$  станет равным  $U_{пор.в}$  и тогда напряжение на ЛД скачком увеличится до максимального значения. Обратное переключение схемы произойдет при уменьшении входного напряжения до значения  $U_{вх2} = U_{пор.н}/K_y$ . Здесь  $K_y$  — коэффициент усиления  $OU$ .

Если гистерезис пороговой цепочки  $\Delta U_{пор}$ , то гистерезис такой схемы равен значению  $\Delta U_{пор}/K_y$  и при большом  $K_y$  будет достаточно малым. Следовательно, такую схему можно с успехом использовать в качестве нуля-органа.

## Список литературы

1. Аблязин М. Ю. Графоаналитический расчет двухкаскадной оптоэлектронной схемы управления тиристором. — В кн.: Новые электронные приборы и устройства. — М.: МДНТП, 1976.
2. Ауэн Л. Ф. Цифровые и переключающие устройства на тиристорах. — Л.: Энергия, 1974.
3. Ауэн Л. Ф., Тараха А. В. Полупроводниковые системы с лямбда-характеристикой. (Сер. «Радиоэлектроника и связь», № 9). — М.: Знание, 1979.
4. Бауэрс Д., Ниенхаус Х. Модель мощного тиристора, позволяющая расширить область применения машинного проектирования. — Электроника, 1977, т. 50, № 8.
5. Богрый В. С., Русских А. А. Математическое моделирование тиристорных преобразователей. — М.: Энергия, 1972.
6. Горохов В. А., Щедрин М. Б. Физические основы применения тиристоров в импульсных схемах. — М.: Советское радио, 1972.
7. Ерофеева И. А. Импульсные устройства на однопереходных транзисторах. — М.: Связь, 1974.
8. Ерофеев Ю. Н. Каскад формирования задержанных импульсов на тиристоре и однопереходном транзисторе. — Известия вузов, Радиоэлектроника, 1975, т. XVIII, № 8.
9. Куско А., Кнутруд Т., Кейн Д. Обеспечение надежности оборудования, содержащего мощные полупроводниковые приборы. — Электроника. 1976, т. 49, № 5.
10. Лазарев В. Г., Пийль Е. И. Синтез управляющих автоматов. 2-е изд., перераб. и доп. — М.: Энергия, 1978.
11. Майоров С. А., Новиков Г. И. Принципы организации цифровых машин. — Л.: Машиностроение, 1974.
12. Модель тиристора для расчета электронных схем с помощью ЦВМ./Т. А. Татур, И. Р. Добкин, В. В. Лебедев и др. — Обмен опытом в радиопромышленности, 1973, № 3.
13. Моуатт А. Радиопомехи от реле переменного тока. — Электроника, 1976, т. 49, № 14.
14. Недолужко И. Г., Сергиенко Е. Ф. Однопереходные транзисторы. — М.: Энергия, 1974.
15. Поспелов Д. А. Логические методы анализа и синтеза схем. 8-е изд., перераб. и доп. — М.: Энергия, 1974.

16. Скаржепа В. А. Счетчики импульсов на тиристорах. — Л.: Энергия, 1976.
17. Beattie W. C., Monteith W. Digital modelling of a thyristor. — Proc. IEE, 1973, vol. 120, № 7.
18. Beattie W. C., Monteith W., Parker J. H. Analogue modelling of thyristors. — Proc. IEE, 1973, vol. 120, № 7.
19. Hall G. Triacs can misfire with the wrong triggering. — Electronic Engineering, 1975, vol. 45, № 544.
20. Kano G., Iwasa H. A New  $\lambda$ -type negative resistance device of integrated complementary FET structure. — IEE Trans. Electron Devices, 1974, vol. ED-21, № 7.
21. SCR model simplifies computer programs. (An equivalent circuit and a subroutine can be used with sceptre or other computer — aided design techniques). — Electronic Design, 1969, vol. 17, № 22.
22. Siebert H. P. Thyristor—und triac-steuerungen praz und bequem. — Elektronik, 1976, 25, № 2.
23. Theory of negative resistance of junction field-effect transistors /H. Mizuno, G. Kano, H. Takagi et al. — IEEE Journal of Solid-State Circuits, 1976, vol. SC-11, № 2.
24. Turn off model of an SCR./G. N. Revankar et al. — IEEE Trans. Ind. Electron and Contr. Instrum., 1975, vol. 22, № 4.

## Оглавление

|                                                                                          |    |
|------------------------------------------------------------------------------------------|----|
| Предисловие . . . . .                                                                    | 3  |
| Глава первая. Проектирование управляющих устройств                                       | 5  |
| 1-1. Системы управляющих устройств и их выбор                                            | 5  |
| 1-2. Общий подход к проектированию . . . . .                                             | 6  |
| 1-3. Формирование и составление алгоритма программного управляющего устройства . . . . . | 8  |
| Глава вторая. Транзисторные модели составных переключающих приборов . . . . .            | 10 |
| 2-1. Модель тиристора . . . . .                                                          | 10 |
| 2-2. Модель-аналог однопереходного транзистора . .                                       | 11 |
| 2-3. Модели переключающих приборов с характеристикой лямбда-типа . . . . .               | 12 |
| Глава третья. Математическая и логическая модели тиристора . . . . .                     | 14 |
| 3-1. Вводные замечания . . . . .                                                         | 14 |
| 3-2. Математические модели тиристора . . . . .                                           | 14 |
| 3-3. Логическая модель—аналог тиристора . . . . .                                        | 20 |
| 3-4. Цифровая модель тиристора . . . . .                                                 | 22 |
| Глава четвертая. Управление переключающими приборами                                     | 24 |
| 4-1. Общие положения . . . . .                                                           | 24 |
| 4-2. Импульсное управление тиристорами . . . . .                                         | 25 |
| 4-3. Повышение помехоустойчивости тиристорных схем                                       | 31 |

|                                                                                 |           |
|---------------------------------------------------------------------------------|-----------|
| 4-4. Схемы задержки управляющих импульсов . .                                   | 37        |
| 4-5. Фазовое управление тиристорами . . . . .                                   | 39        |
| <b>Глава пятая. Двоичные элементы . . . . .</b>                                 | <b>40</b> |
| 5-1. Триггеры на лямбдах-диодах и тиристорах . . .                              | 40        |
| 5-2. Методика расчета триггеров на диодных и триодных тиристорах . . . . .      | 42        |
| 5-3. Триггеры на запираемых тиристорах . . . . .                                | 45        |
| 5-4. Методика расчета триггера на запираемом тиристоре . . . . .                | 47        |
| 5-5. Триггеры на однопереходных транзисторах . . .                              | 48        |
| 5-6. Триггеры на оптронах . . . . .                                             | 52        |
| 5-7. Коммутирующие устройства . . . . .                                         | 53        |
| <b>Глава шестая. Счетные и суммирующие устройства . . . . .</b>                 | <b>54</b> |
| 6-1. Кольцевые счетные схемы на тиристорах . . .                                | 54        |
| 6-2. Кольцевые счетные схемы на запираемых тиристорах . . . . .                 | 56        |
| 6-3. Кольцевые безреактивные регистры сдвига . . .                              | 59        |
| 6-4. Реверсивные счетчики импульсов . . . . .                                   | 62        |
| 6-5. Регистры сдвига на однопереходных транзисторах                             | 65        |
| <b>Глава седьмая. Запоминающие и логические устройства</b>                      | <b>67</b> |
| 7-1. Запоминающие элементы и устройства на тиристорах и оптронах . . . . .      | 67        |
| 7-2. Реализация логических функций . . . . .                                    | 70        |
| 7-3. Реализация логических операций на магнитно-тиристорных элементах . . . . . | 73        |
| 7-4. Строблирующие схемы с коррекцией . . . . .                                 | 74        |
| 7-5. Повторители импульсов с усилением мощности                                 | 76        |
| <b>Глава восьмая. Импульсные функциональные устройства</b>                      | <b>78</b> |
| 8-1. Генераторы тактовых импульсов . . . . .                                    | 78        |
| 8-2. Ждущие мультивибраторы . . . . .                                           | 78        |
| 8-3. Контрольно-индикаторные и пороговые устройства . . . . .                   | 82        |
| <b>Список литературы . . . . .</b>                                              | <b>86</b> |

**Леонид Федорович Ауэн**

## **ПРОЕКТИРОВАНИЕ ДИСКРЕТНЫХ УСТРОЙСТВ АВТОМАТИКИ**

Редакторы *Б. И. Леонова и А. В. Тараха*  
Художественный редактор *Д. Р. Стеванович*  
Технический редактор *Р. К. Чистякова*  
Корректор *Г. А. Шилина*

**ИБ № 1154**

Сдано в набор 24.07.80. Подписано в печать 13.10.80. М-32913.  
Формат 84×108<sup>1</sup>/<sub>32</sub>. Бумага типографская № 1. Гарнитура литературная.  
Печать высокая. Усл. печ. л. 4,62. Уч.-изд. л. 5,6.  
Тираж 10 000 экз. Заказ 863. Цена 30 к.

Ленинградское отделение издательства «Энергия».  
191041, Ленинград, Марсово поле, 1.

Набор и матрицирование выполнены в Ленинградской типографии  
№ 6 ордена Трудового Красного Знамени Ленинградского  
объединения «Техническая книга» им. Евгении Соколовой  
Союзполиграфпрома при Государственном комитете СССР  
по делам издательств, полиграфии и книжной торговли.  
193144, Ленинград, ул. Моисеенко, 10.

Отпечатано в Ленинградской типографии № 2 — головном предприятии  
ордена Трудового Красного Знамени Ленинградского объединения  
«Техническая книга» им. Евгении Соколовой Союзполиграфпрома  
при Государственном комитете СССР по делам издательств, полиграфии  
и книжной торговли. 198052, Ленинград, Измайловский пр., 29.

30 к.